



Henrique Monteiro de Moraes

Sistema de amplificação aplicado às linhas de transmissões não lineares

São José dos Campos - Brasil

Fevereiro de 2021

Henrique Monteiro de Moraes

Sistema de amplificação aplicado às linhas de transmissões não lineares

Monografia apresentada à Universidade Federal de São Paulo como parte dos requisitos para obtenção do título de Bacharel em Engenharia de Computação.

Universidade Federal de São Paulo - UNIFESP

Instituto de Ciência e Tecnologia - Campus São José dos Campos

Orientador: Prof. Dr. Lauro Paulo da Silva Neto

Coorientador: Prof. Dr. José Osvaldo Rossi

São José dos Campos - Brasil

Fevereiro de 2021

Henrique Monteiro de Moraes

Sistema de amplificação aplicado às linhas de transmissões não lineares

Monografia apresentada à Universidade Federal de São Paulo como parte dos requisitos para obtenção do título de Bacharel em Engenharia de Computação.

Prof. Dr. Lauro Paulo da Silva Neto
Orientador

Prof. Dr. José Osvaldo Rossi
Coorientador

Prof. Dr. Arlindo Flavio da Conceição
Membro da Banca

Prof. Dr. Carlos Marcelo Gurjão de Godoy
Membro da Banca

São José dos Campos - Brasil
Fevereiro de 2021

A minha família, pelo apoio e suporte necessário para que eu pudesse chegar até aqui.

Agradecimentos

À minha família, por sempre acreditarem em mim. Ao meu irmão Renato, em especial, por me mostrar o caminho.

À minha namorada Aline, por me apoiar em todos os momentos, desde o início desta jornada.

Ao meu orientador e amigo Lauro Paulo, por todos os ensinamentos.

Ao meu coorientador José Rossi, por toda contribuição.

À Universidade Federal de São Paulo (UNIFESP), pela oportunidade de realizar o curso.

Ao Laboratório Associado de Plasma (LAP) do Instituto Nacional de Pesquisas Espaciais (INPE) pelo suporte necessário para a realização deste trabalho.

“O conhecimento está no ar.”

-Autor Desconhecido.

Resumo

Esta monografia trata do projeto e construção de sistemas de amplificação para ondas de sólitons com frequência da ordem de 30 MHz, buscando aumentar a profundidade de modulação em tensão, sem perder suas características. As ondas geradas por Linhas de Transmissões Não Lineares, usando diodo varactor como elemento não linear, apresentam uma baixa potência de saída da ordem de alguns miliwatts e uma profundidade de modulação em tensão de aproximadamente 10,65 volts. Com o objetivo de amplificar este sinal foram estudados e projetados amplificadores em média frequência e para isso foram utilizados transistores bipolares de junção (TBJ) e transistores de efeito de campo (FET). Dentre estes componentes, foram utilizados nos projetos e construção dos sistemas de amplificação os transistores bipolares de junção modelo BC337-25 e BSX20, além de um transistor metal óxido semicondutor de efeito de campo (MOSFET) modelo RD06HVF1, todos trabalhando em frequências VHF, cuja faixa é de 30 a 300 MHz. Para casar a impedância não linear da linha com a impedância dos amplificadores foi utilizado um transformador de pulsos para minimizar as interferências na curva de polarização dos transistores. O *software LTSpice* foi utilizado como ferramenta de simulação para verificar o funcionamento dos sistemas de amplificação junto com a linha de transmissão não linear. Com relação ao amplificador utilizando o MOSFET, os resultados de simulação mostraram um considerável aumento na profundidade de modulação. Na configuração do amplificador com melhores resultados, este valor medido na entrada no transistor foi de 3,1 V e o valor obtido na saída do mesmo foi de 33,4 V, representando um ganho de 20,65 dB, ou seja, o sinal aumentou aproximadamente em 10 vezes. Os resultados experimentais mostraram valores parecidos, sendo 2,52 V o valor da profundidade de modulação medido na entrada do transistor e em sua saída o valor obtido foi de 43,6 V, representando um ganho de 24,76 dB refletindo em um aumento de 17,3 vezes. Comparado com o sinal original gerado pela LTNL, que possui profundidade de modulação em tensão de aproximadamente 10,65 V, obteve-se ganhos de 9,93 dB nos ensaios simulados e 12,24 dB nos testes de bancada, ou seja, a profundidade de modulação em tensão aumentou em 3,14 e 4,1 vezes nos resultados simulados e experimentais, respectivamente. Com relação aos amplificadores com o emprego de transistores bipolares de junção, verificou-se através de simulações que os ganhos são bastante reduzidos e que eles geram distorções e deformações no sóliton gerado pela LTNL. Além destes resultados, verificou-se que a utilização do transformador de pulso como elemento casador de impedância entre a linha de transmissão não linear e o amplificador diminui os efeitos de reflexão e não provocou alteração no formato e frequência do sinal.

Palavras-chaves: sólitons, linha de transmissão não linear, transistor metal óxido semicondutor de efeito de campo, transistor bipolar de junção.

Lista de ilustrações

Figura 1 – Exemplo de linha de transmissão não linear híbrida (SILVA NETO et al., 2017).	20
Figura 2 – Sóliton gerado por uma linha de transmissão não linear (SILVA NETO et al., 2017).	21
Figura 3 – Casamento de impedâncias (MALVINO; BATES, 2016).	22
Figura 4 – Exemplo de seção de uma LTNL (SILVA NETO; ROSSI; BARROSO, 2014).	25
Figura 5 – Pulso com rápido tempo de subida e sóliton gerado na seção 29 a partir de uma LTNL com 30 seções (SILVA NETO; ROSSI; BARROSO, 2014).	26
Figura 6 – Curva característica do diodo varactor (SILVA NETO, 2016).	26
Figura 7 – Classes de amplificadores de Potência. O gráfico (a) representa o amplificador de classe A, o (b) o amplificador de classe B e o (c) o amplificador de classe C (MALVINO; BATES, 2016).	27
Figura 8 – Acoplamento (a): capacitivo; (b): com transformador; (c): direto (MALVINO; BATES, 2016).	28
Figura 9 – Simbologia do transistor TBJ (BOYLESTAD, 2013) Adaptado.	29
Figura 10 – TBJ do tipo npn polarizado na região Ativa (MALVINO; BATES, 2016).	30
Figura 11 – Estrutura do transistor MOSFET canal n ((SEDRA; SMITH, 2007) Adaptado).	31
Figura 12 – Curva $i_D \times v_{DS}$ do transistor MOSFET tipo n (SEDRA; SMITH, 2007) (Adaptado).	31
Figura 13 – Estrangulamento do canal gerado por v_{DSsat} (SEDRA; SMITH, 2007).	32
Figura 14 – LTNL composta de 30 seções (SILVA NETO, 2016).	35
Figura 15 – Forma de onda obtida na saída da LTNL composta por 30 seções.	36
Figura 16 – Espectro obtido na saída da LTNL. (a) Analisador de espectro e (b) <i>Software</i> de edição gráfica	36
Figura 17 – Curva característica do transistor RD06HVF1 (MITSUBISHI, 2020).	38
Figura 18 – Primeira versão do circuito amplificador.	39
Figura 19 – Transformador de pulsos usando núcleo de ferrite.	40
Figura 20 – Circuito do amplificador montado na <i>proto-board</i> .	41
Figura 21 – Circuito amplificador utilizando <i>proto-board</i> .	42
Figura 22 – <i>Layout</i> do circuito amplificador desenvolvido no <i>software</i> TraxMaker.	42
Figura 23 – Circuito amplificador montado na placa de circuito impresso.	43
Figura 24 – Bancada de testes com gerador de pulsos (1), fonte de alimentação DC (2) e osciloscópio (3).	44
Figura 25 – LTNL de 30 seções utilizada nos experimentos.	44

Figura 26 – Representação dos pontos estratégicos ao longo do circuito amplificador com transformador de pulsos para extração de dados.	45
Figura 27 – Representação dos pontos estratégicos ao longo do circuito amplificador com acoplamento capacitivo para extração de dados.	46
Figura 28 – Resultados obtidos utilizando 500 ns de largura de pulso, carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental.	47
Figura 29 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental	48
Figura 30 – Resultados obtidos utilizando 50 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental	49
Figura 31 – Resultados obtidos utilizando 500 ns de largura de pulso e carga de 50 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental	50
Figura 32 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 50 Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental	51
Figura 33 – Resultados obtidos utilizando 50ns de largura de pulso e carga de 50 Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental	52
Figura 34 – Resultados obtidos utilizando 500 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental	54
Figura 35 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental	55
Figura 36 – Resultados obtidos utilizando 50 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental	56
Figura 37 – Circuito amplificador utilizando o TBJ modelo BC337-25	57
Figura 38 – Resultados utilizando o TBJ BC337-25 (a) Relação do TP em 100:1 e (b) Relação do TP em 100:10	58
Figura 39 – Circuito amplificador utilizando o TBJ modelo BSX20	59
Figura 40 – Resultado utilizando o TBJ BSX20	59
Figura 41 – 46 ^o Conferência internacional de ciência do plasma (PULSED POWER AND PLASMA SCIENCE CONFERENCE (PPPS) , 2019).	63

Figura 42 – XXI Simpósio de Aplicações Operacionais em Áreas de Defesa (SIGE)([INSTITUTO TECNOLÓGICO DE AERONÁUTICA \(ITA\), 2019](#)). 64

Figura 43 – Instituto de Engenheiros Eletrotécnicos e Eletrônicos([INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS \(IEEE\), 2020](#)). . . 64

Lista de Símbolos

AC	<i>Alternative Current</i>
BJT	<i>Bipolar Junction Transistor</i>
BPS	Bits por Segundo
CI	Circuito Integrado
DC	<i>Direct Current</i>
FET	<i>Field Effect Transistor</i>
Hz	Hertz
INPE	Instituto Nacional de Pesquisas Espaciais
KHz	Kilohertz
LTNL	Linha de Transmissão não Linear
MHz	Megahertz
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PCI	Placa de Circuito Impresso
RF	Radio Frequência
SNR	<i>Signal Noise Relationship</i>
TBJ	Transistor Bipolar de Junção

Sumário

1	INTRODUÇÃO	19
2	OBJETIVOS	23
2.1	Objetivos Gerais	23
2.2	Objetivos Específicos	23
3	FUNDAMENTAÇÃO TEÓRICA	25
3.1	Linhas de Transmissões Não Lineares	25
3.2	Circuito Amplificador	27
3.2.1	Transistor	28
3.2.1.1	Transistor Bipolar de Junção	29
3.2.1.2	Transistor de Efeito de Campo	30
4	METODOLOGIA	33
5	DESENVOLVIMENTO E RESULTADOS OBTIDOS	35
5.1	Projetos, Construções e Análises de Sistemas de Amplificação	37
5.1.1	Amplificador utilizando MOSFET	37
5.1.1.1	Configuração 1: Largura de pulso de 500 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso	46
5.1.1.2	Configuração 2: Largura de pulso de 300 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso	48
5.1.1.3	Configuração 3: Largura de pulso de 50 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso	49
5.1.1.4	Configuração 4: Largura de pulso de 500 ns, carga na saída de 50 Ω e acoplamento utilizando transformador de pulso	50
5.1.1.5	Configuração 5: Largura de pulso de 300 ns, carga na saída de 50 Ω e acoplamento utilizando transformador de pulso	51
5.1.1.6	Configuração 6: Largura de pulso de 50ns, carga na saída de 50 Ω e acoplamento utilizando transformador de pulso	52
5.1.1.7	Configuração 7: Largura de pulso de 500 ns, carga na saída de 1 k Ω e acoplamento capacitivo de 100 pF.	53
5.1.1.8	Configuração 8: Largura de pulso de 300 ns, carga na saída de 1 k Ω e acoplamento capacitivo de 100 pF.	54
5.1.1.9	Configuração 9: Largura de pulso de 50 ns, carga na saída de 1 k Ω e acoplamento capacitivo de 100 pF.	55

5.1.2	Amplificador Utilizando Transistores Bipolares de Junção	56
6	CONSIDERAÇÕES FINAIS E TRABALHOS FUTUROS	61
7	PUBLICAÇÃO DE RESULTADOS	63
7.1	Apresentações e exposições	63
7.2	Publicações em Revista Científica	64
	 REFERÊNCIAS	 65
	 ANEXO A – DATASHEET DO TRANSISTOR RD06HVF1	 67
	 ANEXO B – DATASHEET DO TRANSISTOR BC337-25	 77
	 ANEXO C – DATASHEET DO TRANSISTOR BSX20	 85

1 Introdução

O avanço da tecnologia está permitindo o desenvolvimento de sistemas eletrônicos cada vez menores e com capacidade de processamento e qualidade melhores. A era digital está tomando o mercado dos aparelhos eletrônicos e esse avanço da tecnologia contribui com os sistemas de comunicações que permitem a transmissão de informações com maior volume de dados bps (bits por segundo), maior alcance utilizando repetidores regenerativos e sistemas mais compactos, de baixo consumo de energia. A transmissão de dados em sistemas de comunicações podem ser realizadas de duas formas, guiados ou não guiados. Os meios guiados são aquelas que utilizam cabos ou guias de onda e os não guiados utilizam o ar como meio de propagação de ondas de radiofrequência (RF). Para transmissões de informações de longo alcance os meios não guiados são colocados com preferência, visto que se tem uma considerável redução no custo da infraestrutura.

As ondas sólton vêm sendo estudadas e podem ser aplicadas de forma a impactar positivamente a vida da sociedade como um todo. Na questão da segurança, por exemplo, as aplicações que utilizam ondas sólton podem contribuir fortemente para a diminuição do número de mortalidade causadas pelo excesso de velocidade, que atualmente é a principal causa de mortes no trânsito em todo o mundo ([FUNDAÇÃO EDSON QUEIROZ - UNIVERSIDADE DE FORTALEZA, 2018](#)), uma vez que estas ondas possuem aplicações em radares ([SILVA NETO, 2016](#)) que, através do princípio de reflexão de ondas ([RADARTUTORIAL.EU, 2021](#)), podem ser utilizadas para monitorar e, conseqüentemente, melhorar a qualidade do trânsito e assim contribuir com um menor número de acidentes e mortes causadas pelo excesso de velocidade.

Outra importante aplicação na área de segurança é com relação ao uso de celulares por presos dentro de presídios. Várias são as estratégias para fazer com que celulares cheguem às mãos de presidiários, tais como corrupção de agentes públicos, vulnerabilização de visitantes como mulas e até mesmo a utilização de drones para entregar estes aparelhos dentro dos presídios ([JUSTIFICANDO, 2017](#)). Diante desta situação, estudos envolvendo sóltons para gerar interferências nas frequências de operação destes aparelhos vêm sendo realizados para impedir a comunicação entre presos e pessoas fora dos regimes fechados ([SILVA NETO et al., 2020](#)).

Dentre outras aplicações, o estudo das ondas sólton também são empregadas no meio militar em plataformas de defesa, na determinação de velocidade de aeronaves bem como para determinar a localização e movimentação de tropas inimigas ([SILVA NETO et al., 2018](#)). Além disso, na área de estudos espaciais estas ondas podem ser utilizadas para, por exemplo, determinar distâncias interplanetárias ([YAMASAKI; ROSSI; BARROSO,](#)

2013).

Dentro dos diversos sistemas de comunicação que existem, este projeto de pesquisa foca no estudo da amplificação das ondas de RF do tipo sóliton. A produção desta onda pode ser obtida através de uma Linha de Transmissão Não Linear (LTNL) que utiliza uma rede de capacitores ou diodos varactores e indutores, onde ao menos um destes elementos deve possuir comportamento não linear em função da tensão $C(V)$ (capacitor não linear em função da tensão) ou corrente $L(I)$ (indutor não linear em função da corrente)(SILVA NETO, 2016)(SILVA NETO et al., 2019). Para as LTNL's de baixa potência utilizam-se diodos varactores como elementos não lineares (SILVA NETO; ROSSI; BARROSO, 2014) e para linhas de alta potência são empregados capacitores cerâmicos também não lineares (SILVA NETO; ROSSI; BARROSO, 2015). Outra forma de se obter uma onda de sóliton é através de uma LTNL híbrida que, por sua vez, emprega tanto os capacitores como os indutores não lineares. Um exemplo desta linha é apresentado na Figura 1 e a forma de onda obtida na saída é a onda de Sóliton, conforme mostra a Figura 2.

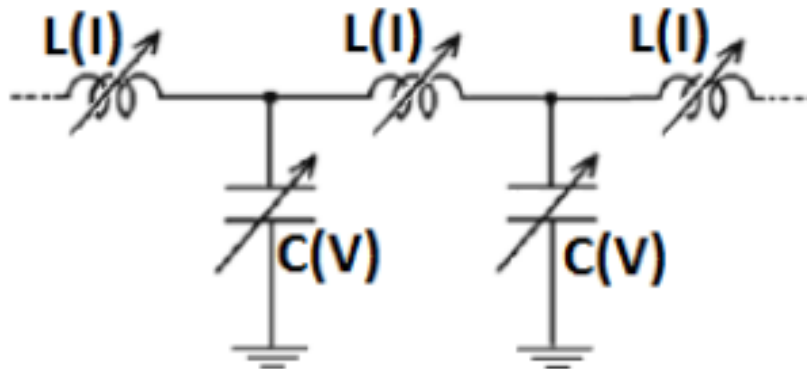


Figura 1 – Exemplo de linha de transmissão não linear híbrida (SILVA NETO et al., 2017).

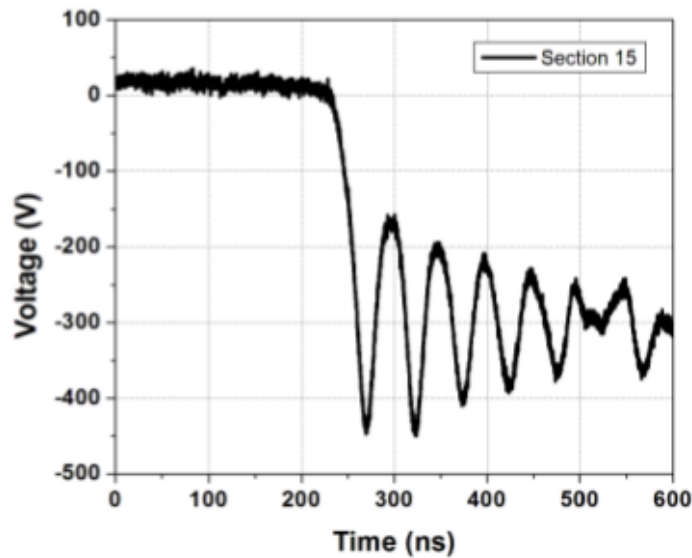


Figura 2 – Sóliton gerado por uma linha de transmissão não linear (SILVA NETO et al., 2017).

Pesquisas com LTNL's mostraram que as linhas de baixa potência são mais fáceis de se trabalhar, visto que não necessitam de fontes de alta tensão (kV) e, com tempo de subida de pulso rápido, os geradores de pulso conseguem alimentar a rede LTNL de baixa potência. Outra vantagem da rede de baixa potência é que as ondas do tipo sóliton obtidas com estas linhas apresentaram um maior número de lóbulos (picos) e também frequências maiores da ordem de 30 MHz. Porém o fato de se tratar de uma LTNL de baixa potência a seguinte questão deve ser levantada: qual o alcance dos sólitons gerados por estas linhas? Este questionamento é o principal problema das LTNL's de baixa potência, pois elas possuem um limitante que são os pulsos com baixa potência de saída, da ordem de poucos miliwatts (SILVA NETO; ROSSI; BARROSO, 2014) e isso impede que o mesmo atinjam grandes alcances.

O emprego de um sistema amplificador se mostra uma saída para se atingir distâncias maiores e este é o propósito deste projeto, desenvolver e implementar um amplificador para LTNLs. O desafio na construção de amplificações para LTNL está na obtenção de um baixo fator sinal ruído (SNR - *Signal Noise Relationship*), e também no casamento de impedâncias, visto que as LTNL's possuem elementos não lineares, apresentando uma variação da impedância características em função da tensão de operação (KUEK et al., 2018), o que torna complexo o casamento de impedâncias entre o amplificador e a LTNL. O termo casamento de impedâncias é uma terminologia técnica da área de sistemas de comunicações empregado em aplicações como a de otimizar a transferência de potência de uma fonte de sinal para uma carga ou amplificador, maximizar a potência em estágios amplificadores de potência, evitar reflexões que gerem distorção de sinais em linhas de transmissão, entre outros (UNIVERSIDADE DE SÃO PAULO, 2020). A

Figura 3 mostra o casamento de impedâncias entre a LTNL, amplificador de potência e antena.

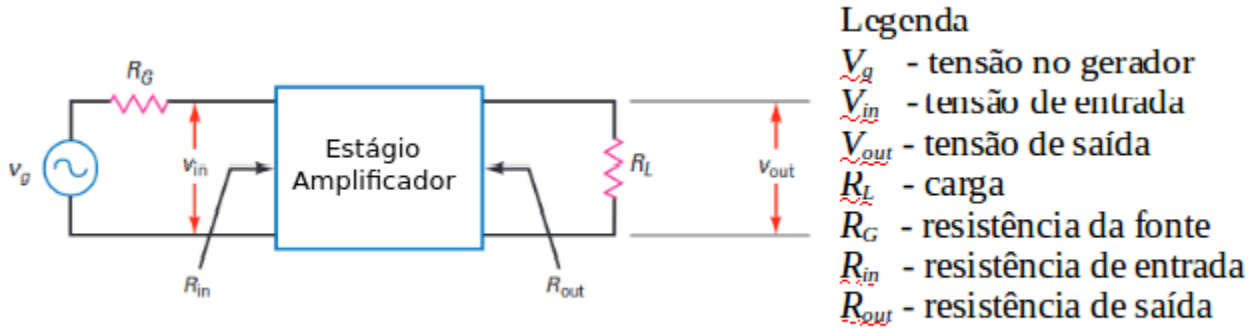


Figura 3 – Casamento de impedâncias (MALVINO; BATES, 2016).

O gerador representa a onda de sóliton obtida através da LTNL e é constituído por uma impedância variável $Z(V)$. O amplificador é composto por uma impedância fixa chamada de Z_{Amp} e a antena por uma impedância Z_a . O desafio está no desenvolvimento de um amplificador que produza o menor efeito de reflexão entre a LTNL e o estágio de amplificação. O desafio no projeto do amplificador será utilizar um valor de Z_{Amp} que tenha um valor próximo de $Z(V)$ quando V estiver próximo do valor máximo, minimizando os efeitos da reflexão.

2 Objetivos

2.1 Objetivos Gerais

O principal objetivo deste trabalho é projetar um sistema de amplificação para LTNL's com baixa potência na saída (da ordem de poucos miliwatts), ou seja, para as LTNL's constituídas de indutores e diodos varactores. Estas linhas geram sinais de sólitons que possuem características específicas, além de apresentar uma impedância variável com tensão e por isso a obtenção de ganhos torna-se desafiador, pois além de suas especificidades, trata-se de uma área de pesquisa recente e com pouca informação nesta área que esta sendo desenvolvido o trabalho.

2.2 Objetivos Específicos

Por se tratar de um projeto de sistema de amplificação aplicado às linhas de transmissões não lineares, cujos sinais gerados são sólitons de baixa potência, os objetivos específicos são:

1. Buscar no mercado transistores de radiofrequência que operem na mesma faixa de frequência da linha de transmissão não linear, mais precisamente na faixa de 30MHz;
2. Polarizar os transistores para que eles operem na região de amplificação baseado em suas curvas características contidas em seus *datasheets*;
3. Projetar o sistema de amplificação e todos seus componentes responsáveis pelo circuito de ressonância para diminuir os efeitos indutivos e capacitivos na frequência de 30MHz, pelo divisor de tensão e pela maior estabilidade do circuito;
4. Tratar o casamento de impedância entre a linha de transmissão não linear com o sistema amplificador;
5. Realizar simulações utilizando o *software* LTSpice com a integração da LTNL e o circuito amplificador;
6. Desenvolver *layouts* para as Placas de Circuito Impresso (PCI) do circuito amplificador.

Ressalta-se, dentre os objetivos especificados acima, o item 4, pois a saída da LTNL possui impedância variável e, como a impedância do sistema de amplificação é fixa, este item torna-se o maior desafio deste projeto

3 Fundamentação Teórica

Neste capítulo abordam-se os dois principais assuntos voltados ao projeto desta pesquisa, que são as Linhas de Transmissões Não Lineares (LTNLs) e o próprio amplificador projetado para amplificar o sinal gerado na LTNL. Primeiramente será introduzido o princípio de funcionamento de uma LTNL de baixa potência e, em seguida, será apresentado o desenvolvimento do amplificador de potência.

3.1 Linhas de Transmissões Não Lineares

Estudos envolvendo linhas de transmissões não lineares vêm se tornando de extrema relevância no cenário mundial uma vez que elas geram sinais de sóliton. Um sóliton, por definição, é uma onda solitária que preserva sua forma e velocidade na colisão com outras ondas do tipo sóliton (DRAZIN; JOHNSON, 2002) (SMITH, 2007).

Uma onda de sóliton pode ser obtida através de uma LTNL composta de várias seções, em que cada seção contém um capacitor ou diodo varactor e um indutor onde ao menos um desses elementos deve possuir comportamento não linear em função da tensão $C(V)$ (capacitor não linear em função da tensão, ou diodo varactor) ou corrente $L(I)$ (indutor não linear em função da corrente) (SILVA NETO, 2016). O sóliton também pode ser gerado por uma LTNL híbrida, onde ambos os elementos de cada seção, capacitores e indutores possuem comportamento não linear (SILVA NETO; ROSSI; BARROSO, 2015). A Figura 4 mostra um exemplo de LTNL que utiliza diodos varactores como elemento não linear.

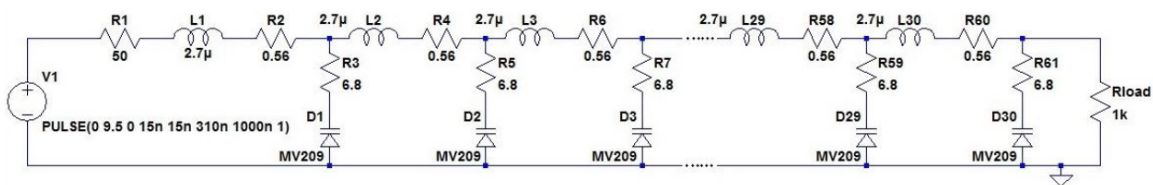


Figura 4 – Exemplo de seção de uma LTNL (SILVA NETO; ROSSI; BARROSO, 2014)

As LTNL's também podem ser divididas em linhas de baixa e alta potência. As LTNL's de baixa potência utilizam diodos varactores como elementos não lineares e as LTNL's de alta potência utilizam capacitores cerâmicos como elementos não lineares (SILVA NETO; ROSSI; BARROSO, 2015). Desta forma, uma LTNL pode ser de baixa ou alta potência e variar quanto ao número de seções e escolha do(s) elemento(s) não linear(es).

Para que um sóliton seja gerado na saída da LTNL é preciso aplicar, na entrada desta linha, um pulso com tempo de subida rápido, da ordem de alguns nano segundos.

Isso produz uma queda na capacitância com o aumento da amplitude do pulso e com isso a onda viaja pela LTNL mais rapidamente. A Figura 5 mostra um pulso com tempo de subida rápido (representado pela curva na cor preta) da ordem de poucos nano segundos e o respectivo sóliton gerado na seção 29 (representado pela curva em vermelho) à partir de uma LTNL de baixa potência utilizando diodos varactores como elementos não lineares com 30 seções. Na Figura 6 é apresentada a curva características do diodo varactor.

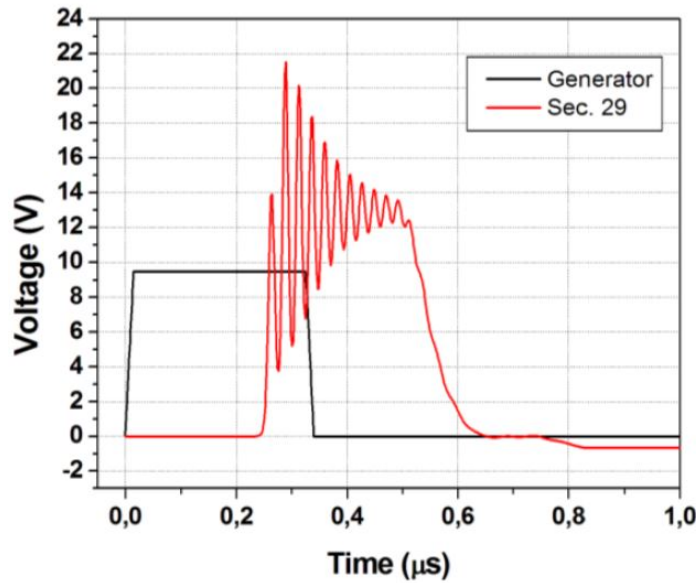


Figura 5 – Pulso com rápido tempo de subida e sóliton gerado na seção 29 a partir de uma LTNL com 30 seções (SILVA NETO; ROSSI; BARROSO, 2014).

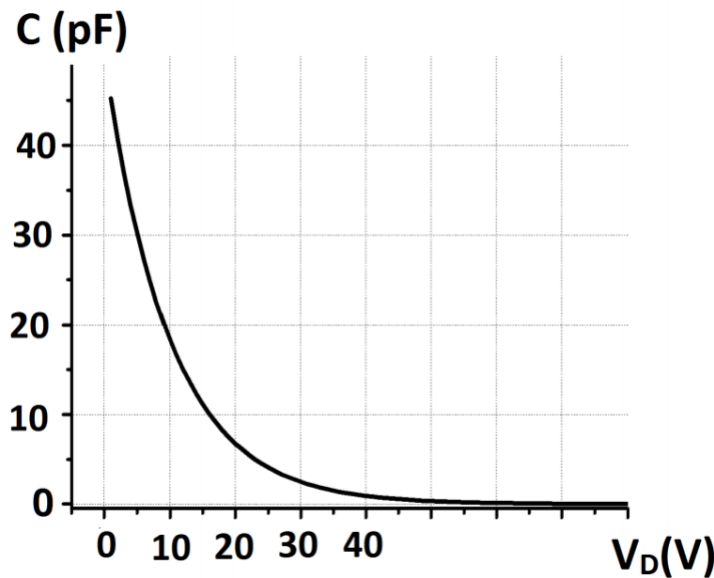


Figura 6 – Curva característica do diodo varactor (SILVA NETO, 2016).

Como observado na Figura 6, o diodo varactor (também chamado de diodo varicap ou diodo de sintonia) tem como característica a variação da capacitância em função da

tensão reversa a qual ele é submetido. Em outras palavras, com o aumento da tensão reversa aumenta-se a camada de depleção e, conseqüentemente, diminui-se a capacitância da junção PN (onde P representa a polaridade positiva e N a polaridade negativa) do diodo. (MARKUS, 2008)(SILVA NETO, 2016).

3.2 Circuito Amplificador

A principal função de um amplificador é elevar um determinado sinal de entrada. Um amplificador de potência pode ser classificado de diversas maneiras, como classe de operação, tipo de acoplamento entre seus estágios ou por faixa de frequência de operação(MALVINO; BATES, 2016).

Com relação às classes de operação, os amplificadores de potência possuem três principais classificações e elas variam de acordo com o tempo em que o transistor opera em sua região ativa. O amplificador classe A opera na região ativa do transistor 100% do tempo, logo a corrente na saída flui pelos 360° do ciclo de tensão do sinal de entrada. Já os amplificadores classes B e C não operam na região ativa do transistor 100% do tempo. Para a classe B a corrente circula apenas metade do ciclo (180°) e para a classe C menos da metade do ciclo (menor que 180°). A Figura 7 mostra os 3 tipos de amplificadores de potência.

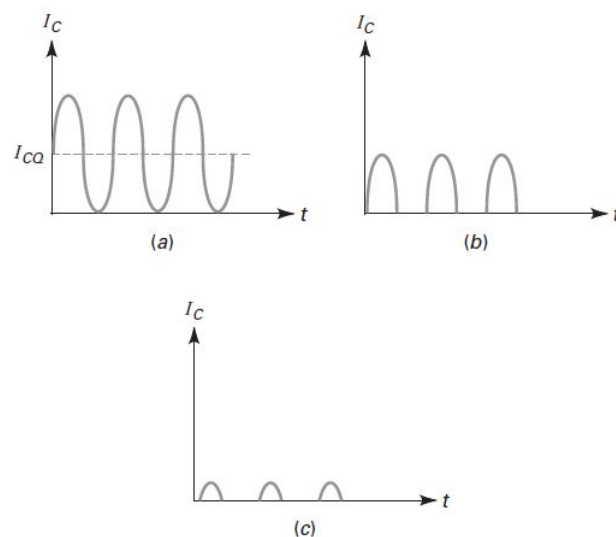


Figura 7 – Classes de amplificadores de Potência. O gráfico (a) representa o amplificador de classe A, o (b) o amplificador de classe B e o (c) o amplificador de classe C (MALVINO; BATES, 2016).

Os amplificadores de potência também podem ser classificados quanto à sua faixa de frequência. Um amplificador que opera na faixa de 20 Hz a 20 kHz é classificado como **amplificador de áudio** e recebe este nome pelo fato desta faixa de frequência ser sensível

ao ouvido humano. Já os amplificadores que operam em uma faixa de frequência maior que 20 kHz são classificados como amplificadores de **radiofrequência**(MALVINO; BATES, 2016).

Outra forma de classificar os amplificadores de potência é quanto à seus tipos de acoplamento. O **acoplamento capacitivo** e o **transformador de acoplamento** transmitem apenas o sinal alternado, bloqueando qualquer sinal contínuo que um sinal possa ter. Existe também o **acoplamento direto**, por exemplo, uma conexão direta entre o coletor do primeiro transistor e a base do segundo. Isso faz com que não haja bloqueio de sinal contínuo e por isso tanto o sinal DC quanto o sinal AC são transmitidos para o próximo estágio (MALVINO; BATES, 2016). A Figura 8 mostra os 3 tipos de acoplamento.

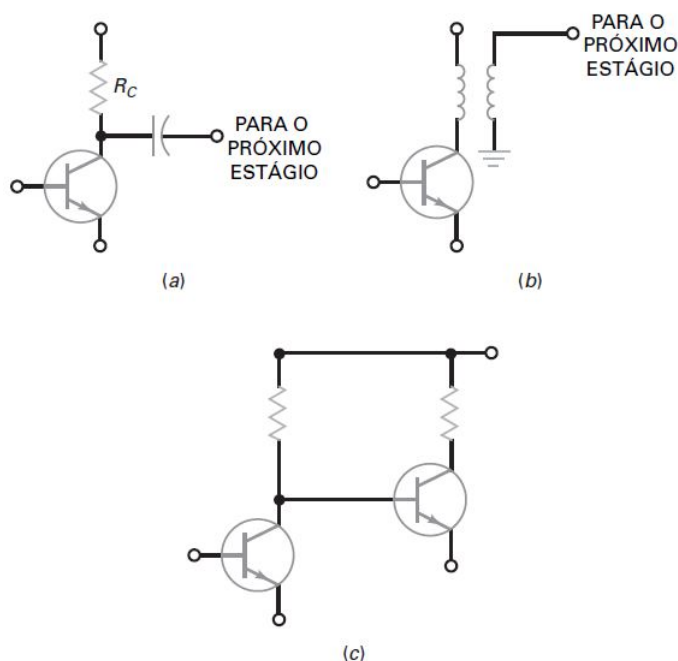


Figura 8 – Acoplamento (a): capacitivo; (b): com transformador; (c): direto(MALVINO; BATES, 2016).

Além disso, circuitos amplificadores podem ser desenvolvidos utilizando desde um simples transistor a até mais de 20 elementos de circuito, como resistores, capacitores, indutores, e outros componentes eletrônicos empregados na polarização do transistor.

3.2.1 Transistor

É um componente baseado na tecnologia semicondutora e é o elemento principal em um amplificador.

3.2.1.1 Transistor Bipolar de Junção

Os transistores bipolares de junção são dispositivos semicondutores de três camadas classificados em *npn*, onde duas camadas são do tipo *n* e uma do tipo *p*, e *pn**p*, onde duas camadas são do tipo *p* e uma do tipo *n*. A Figura 9 mostra a simbologia das duas configurações dos transistores TBJ.

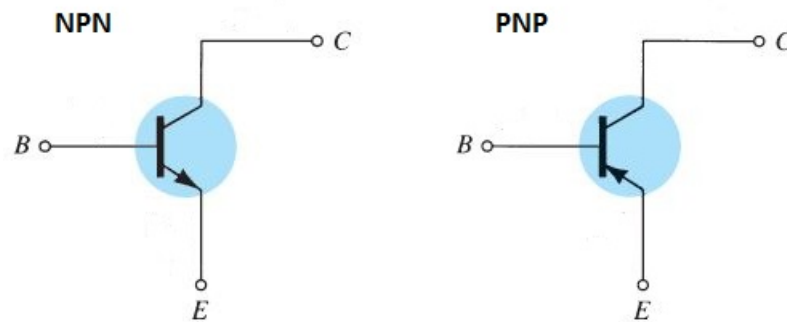


Figura 9 – Simbologia do transistor TBJ (BOYLESTAD, 2013) Adaptado.

Os transistores bipolares de junção podem operar como chave ou como amplificador, dependendo de sua polarização. A Tabela 1 apresenta os tipos de polarizações possíveis e suas respectivas características.

Tabela 1 – Modos de operação do transistor TBJ (SEDRA; SMITH, 2007) (Adaptado).

Modo	V_{CB}	V_{BE}	Característica
Corte	Reversa ($V_C > V_B$)	Reversa ($V_B < V_E$)	Corrente = 0
Ativo	Reversa ($V_C > V_B$)	Direta ($V_B > V_E$)	Amplificação
Ativo Reverso	Direta ($V_C < V_B$)	Reversa ($V_B < V_E$)	Sem fins práticos
Saturado	Direta ($V_C < V_B$)	Direta ($V_B > V_E$)	Tensão = 0

Como podemos observar na tabela acima, para que o transistor TBJ opere como amplificador é preciso polarizar as tensões coletor-base V_{CB} e base-emissor V_{BE} na região ativa. Para isso, a tensão no coletor V_C deve ser maior do que a tensão na base V_B , que por sua vez deve ser maior que a tensão no emissor V_E . A Figura 10 apresenta um transistor bipolar de junção polarizado na região ativa.

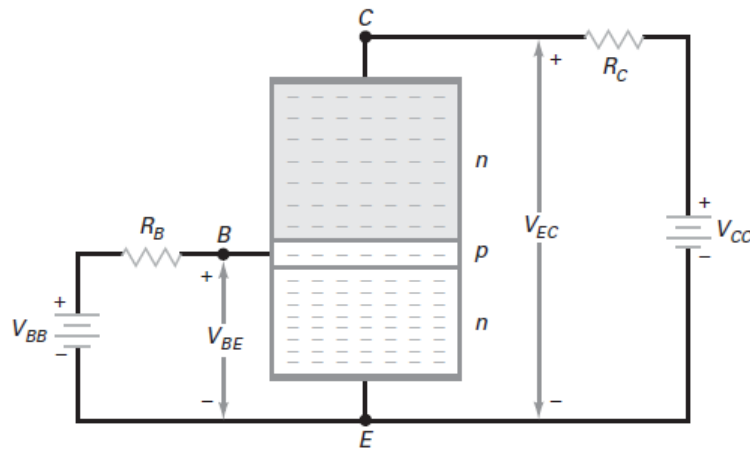


Figura 10 – TBJ do tipo npn polarizado na região Ativa (MALVINO; BATES, 2016).

O princípio básico de funcionamento de um transistor TBJ do tipo npn utiliza o emissor fortemente dopado que tem a função de emitir (ou injetar) elétrons livres na base. Para isso, a tensão V_{BB} da Figura 10 deve ser maior que $V_E + 0,7 \text{ V}$, cuja constante de tensão corresponde à barreira de potencial do silício. Para uma melhor eficiência do transistor como amplificador é necessário que a base esteja fracamente dopada e seja estreita (como mostrado na Figura 10). Com a base fracamente dopada, os elétrons têm um tempo de vida maior na região de base e, como ela é estreita, eles conseguem chegar à região do coletor por difusão. Uma vez já dentro do coletor, os elétrons são atraídos pela fonte de tensão V_{CC} (MALVINO; BATES, 2016).

3.2.1.2 Transistor de Efeito de Campo

Dentre as tecnologias semicondutoras, têm-se os transistores de efeito de campo do tipo MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*). Este tipo de transistor é fabricado sob o substrato do tipo p (lâmina de silício cristalino) onde são difundidas duas regiões fortemente dopadas do tipo n, denominadas regiões de dreno (*drain*) e fonte (*source*). Uma fina camada de dióxido de silício (SiO_2) de espessura t_{ox} é acrescentado sobre a superfície do substrato, por ser um excelente isolante, cobrindo a área entre as regiões de fonte e dreno. Por fim um metal é colocado por cima da camada de óxido, formando o eletrodo de porta do dispositivo (SEDRA; SMITH, 2007). A Figura 11 mostra a estrutura de um transistor MOSFET canal n e ilustra porque este componente é chamado de transistor de efeito de campo, pois na porta *Gate* tem-se um metal (M), depois um óxido (O) seguido do material semicondutor (S), daí o termo MOSFET.

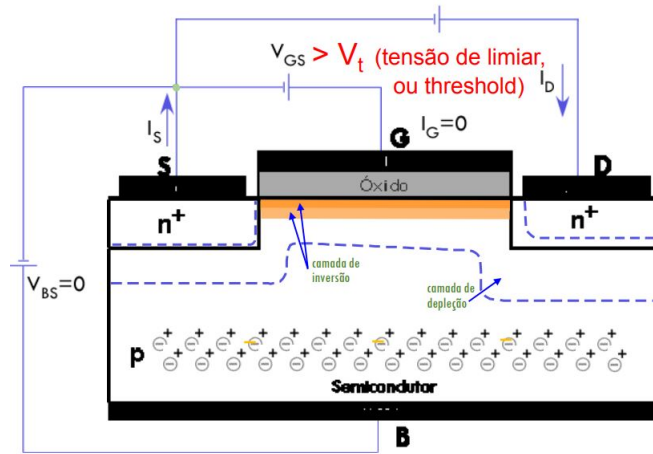


Figura 11 – Estrutura do transistor MOSFET canal n ((SEDRA; SMITH, 2007) Adaptado).

Como se pode ver na Figura 11, ao se aplicar uma tensão na porta *Gate* V_{GS} maior que a tensão de limiar do material isolante (*threshold voltage* V_t), forma-se um canal de cargas negativas pelo princípio de funcionamento de um capacitor de placas paralelas, onde a tensão positiva na porta G faz com que se acumule cargas positivas na parte de cima da placa do capacitor e, conseqüentemente, induz-se cargas negativas na região abaixo da camada de óxido pelo fato de haver um campo elétrico agindo na região vertical (SEDRA; SMITH, 2007). Desta forma, ao se aplicar uma tensão dreno fonte V_{DS} , há o movimento de elétrons da fonte para o dreno através do canal formado. Por convenção, o sentido da corrente é oposto ao fluxo de cargas, ou seja, a corrente no canal fluirá do dreno para a fonte. A Figura 12 mostra a relação entre corrente de dreno i_D e tensão dreno fonte v_{DS} para diferentes níveis de tensões aplicados na porta v_{GS} . Verifica-se que para um mesmo v_{DS} , quanto maior v_{GS} , maior será a corrente de dreno i_D (SEDRA; SMITH, 2007).

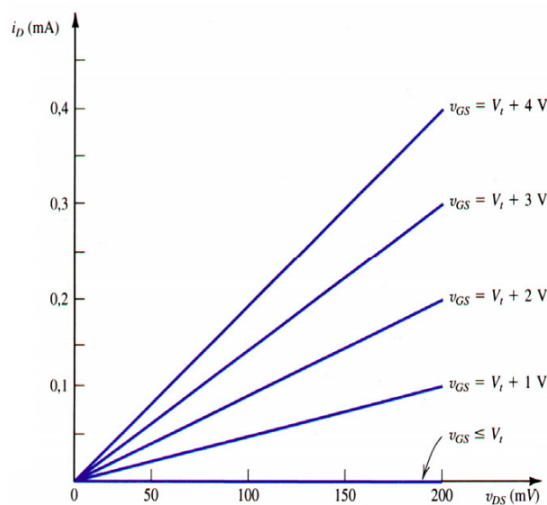


Figura 12 – Curva $i_D \times v_{DS}$ do transistor MOSFET tipo n (SEDRA; SMITH, 2007) (Adaptado).

Baseado neste comportamento, deduziu-se a fórmula da corrente de dreno i_D para as regiões de triodo e saturação, representados pelas equações 3.1 e 3.2, respectivamente:

$$i_D = k_n' \frac{W}{L} \left[(v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right] \quad (3.1)$$

e

$$i_D = \frac{1}{2} k_n' \frac{W}{L} (v_{GS} - V_t)^2 \quad (3.2)$$

onde: k_n' é uma constante cujos valores estão relacionados com as características de fabricação de cada transistor, W é a largura do canal e L é o comprimento do canal, v_{GS} é a tensão porta-fonte, V_t é a tensão de limiar do material óxido e v_{DS} é a tensão dreno-porta (SEDRA; SMITH, 2007).

Os transistores do tipo MOSFET são diferentes dos TBJ uma vez que para operar como amplificação o transistor deve estar na região de saturação. Isso acontece pelo fato de, ao se aplicar uma tensão v_{DS} maior do que a tensão v_{DS} de saturação ($v_{DS} \geq v_{GS} - v_t$), o canal é estrangulado e passa a haver uma região de depleção entre o dreno e o canal, como é mostrado na Figura 13. Essa tensão v_{DSsat} faz com que haja uma aceleração dos elétrons pela região de depleção em direção ao dreno e, além disso, o estrangulamento do canal implica em uma diminuição de ΔL de seu comprimento e, de acordo com a Equação 3.1 e Equação 3.2, como i_D é inversamente proporcional ao comprimento do canal, i_D aumenta com o aumento de v_{DS} (SEDRA; SMITH, 2007).

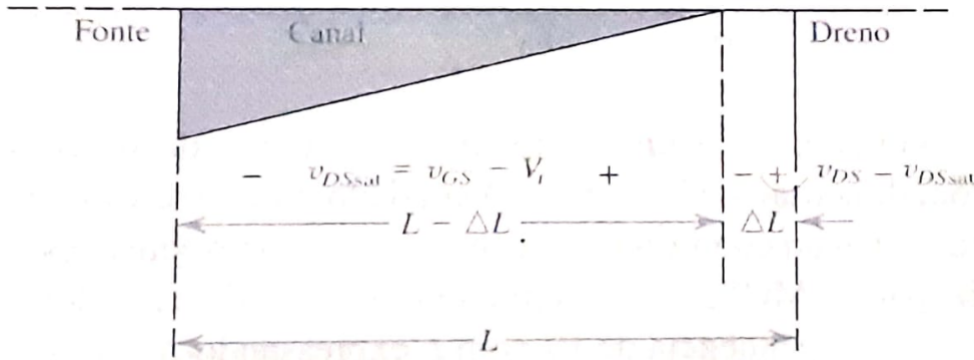


Figura 13 – Estrangulamento do canal gerado por v_{DSsat} (SEDRA; SMITH, 2007).

4 Metodologia

O desenvolvimento do sistema amplificador aplicado às LTNLs de baixa potência é dividido em duas etapas, cada uma delas descritas abaixo:

1. Projeto do sistema amplificador para a LTNL utilizando transistores de junção bipolar.
2. Projeto do sistema amplificador empregando transistores de efeito de campo para uso em LTNL.

O termo projeto foi considerado em todas as etapas de desenvolvimento, pois abrange o levantamento das características elétricas do circuito gerador, amplificador e carga, o cálculo para se alcançar o ganho, casamento de impedância e melhor relação sinal ruído, simulação do circuito elétrico, utilizando o *software LTSpice* (*software* de licença livre), permitindo uma análise prévia dos resultados de formas de onda previstas para o protótipo, desenvolvimento do *layout* para confecção em Placa de Circuito Impresso (PCB) também em *software* de licença livre (*Trax Maker*) e finalizando com montagem e integração do circuito amplificador à uma LTNL.

É importante mencionar que este projeto é de caráter exploratório, pois envolve a obtenção de possíveis ganhos através do desenvolvimento de sistemas de amplificação de sinais sólitons gerados por LTNL's, uma área de pesquisa pouco explorada no mundo. Os resultados são quantitativos, pois se trata da relação entre o sinal sóliton obtido na saída da LTNL (entrada do amplificador) com a saída do amplificador e o universo desse estudo engloba sistemas de comunicações em ambiente aeroespacial e militar.

Os equipamentos de suporte para a montagem e testes dos amplificadores são listados abaixo:

- Fonte de tensão contínua regulável (0-20 VDC) de bancada;
- Osciloscópio de bancada;
- Gerador de sinais;
- Multímetro de bancada.

Os principais componentes eletrônicos utilizados para a montagem dos protótipos amplificadores serão:

- Transistores de junção bipolar (BJT);

- Transistores de efeito de campo (FET);
- Resistores e capacitores para a polarização dos transistores.

Para os testes finais serão utilizados, em parceria com o Instituto Nacional de Pesquisas Espaciais (INPE), as LTNLs e o Analisador de Espectro para caracterizar o amplificador projetado.

5 Desenvolvimento e Resultados Obtidos

O primeiro passo no desenvolvimento do amplificador foi determinar todas as características do sinal a ser amplificado, ou seja, o sinal de saída da LTNL. A Figura 14 mostra a LTNL utilizada para gerar o sóliton.

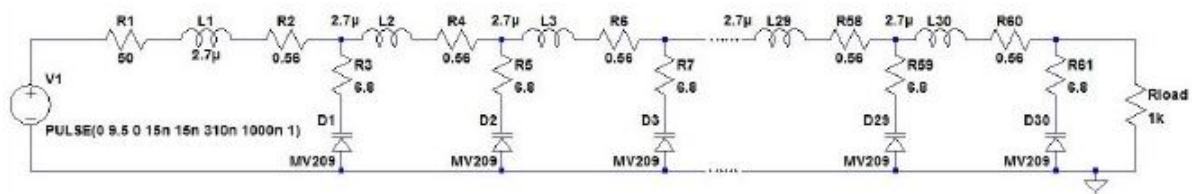


Figura 14 – LTNL composta de 30 seções (SILVA NETO, 2016).

Esta linha é composta de 30 seções em que cada seção contém um indutor linear e um diodo varactor de comportamento não linear. As resistências representam as perdas nos terminais dos componentes exceto a resistência de carga ($1k\Omega$) que representa a impedância da antena.

Para realizar as simulações da LTNL utilizando o software *LTSpice* foram inseridos os parâmetros do diodo varactor, para se ter um comportamento o mais próximo do real. Os valores utilizados foram:

```
.model MV209 D(Is=0.00731p Rs=152.4m Cjo=100.00p M=0.48 Vj=0.7 Isr=16.02p
Nr=2 Bv=30 Ibv=129.4m Vpk 25 mfg=OnSemi type=varactor)
```

A Figura 15 apresenta o resultado simulado da forma de onda obtida na saída da LTNL empregando uma carga R_L de $1k\Omega$. Essa forma de onda será adotada como referência do sinal de entrada no amplificador. As características da onda são profundidade de modulação em tensão (VMD - *Voltage Modulation Depth*) em torno de 10,65 V, tensão de pico de 18,27 V, tensão do menor vale de 8V e frequência da ordem de 30 MHz.

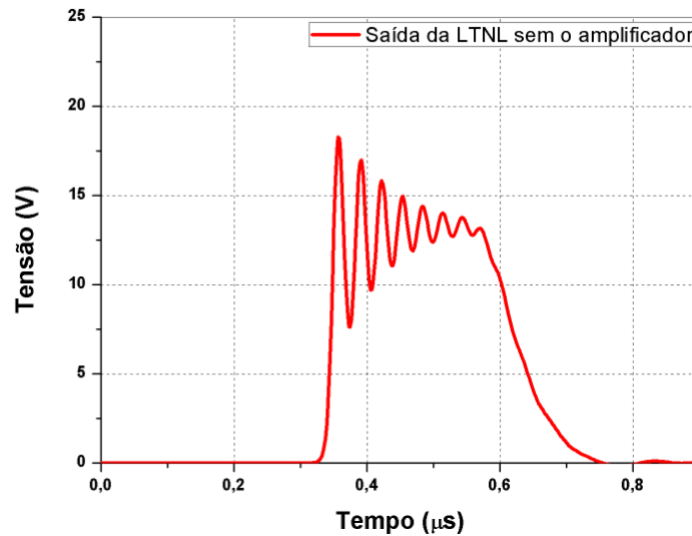
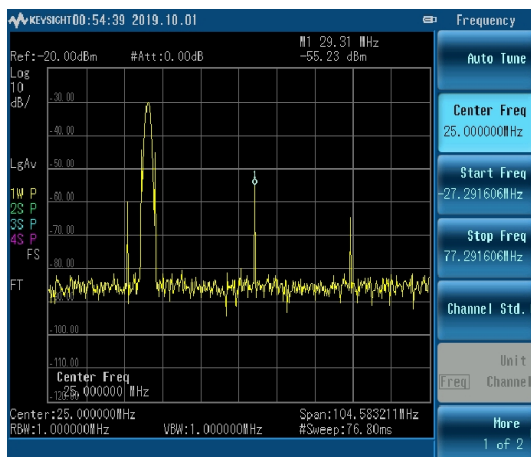


Figura 15 – Forma de onda obtida na saída da LTNL composta por 30 seções.

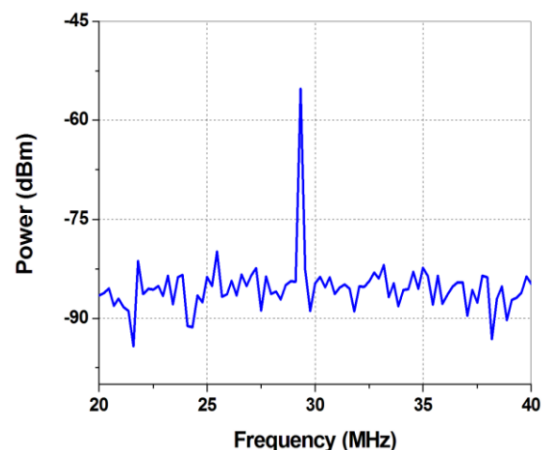
Tabela 2 – Características quantitativas do Sóliton

Modo	Maior Pico (V)	Menor Vale (V)	VMD (V)	Número de oscilações
Sinal original	18,27	8	10,65	7

Outra importante característica do sóliton gerado pela LTNL é a potência. Ela foi obtida através de um analisador de espectro, que também mede a frequência exata do sinal. A Figura 16(a) apresenta o sinal na tela de um analisador de espectro da marca *Keysight* e a figura 16(b) o respectivo resultado trabalhado em um *software* para edição gráfica.



(a)



(b)

Figura 16 – Espectro obtido na saída da LTNL. (a) Analisador de espectro e (b) *Software* de edição gráfica

Através do resultado apresentado na Figura 16 *Keysight* e 16(b) verifica-se que a potência do sóliton produzido pela LTNL e apresentada na tela do analisador de espectro é

de -55,23 dBm. Devido à componente dc do pulso gerado na entrada da linha e também da alimentação do amplificador, utilizou-se um atenuador de 40 dB para evitar possíveis danos ao aparelho. O real valor da potência obtido na saída da LTNL deve considerar o valor da potência do atenuador e a potência do atenuador apresentada na tela do analisador de espectro. Realizando-se a soma destas potências chegou-se ao valor de -15,23 dBm, que representa $29,99\mu\text{W}$. Outro parâmetro extraído da Figura 16(a) é a frequência de oscilação, que para este caso foi da ordem de 29,31 MHz.

5.1 Projetos, Construções e Análises de Sistemas de Amplificação

Nesta sessão serão apresentados todos os sistemas de amplificação desenvolvidos neste trabalho, desde a fase de projeto até a análise dos resultados obtidos. O componente principal dos amplificadores é o transistor e todo o sistema é projetado de acordo com suas características. Buscou-se projetar diferentes sistemas amplificadores com diferentes tipos de transistores, conforme será apresetado nas próximas subseções.

5.1.1 Amplificador utilizando MOSFET

Para a construção do amplificador utilizando transistor de efeito de campo foi preciso, além de determinar aqueles que operam dentro das características do sólton gerado pela LTNL, verificar e inserir os parâmetros no *LTSpice* de forma a realizar suas simulações. A busca por estes transistores foi feita através de pesquisas em artigos científicos e *datasheet's* e, dentre os pesquisados que se enquadraram nas características do sólton, selecionou-se o transistor do tipo enriquecimento MOSFET tipo n modelo RD06HVF1 fabricado pela empresa Mitsubishi. A escolha deste transistor deu-se através da disponibilidade no mercado e de características elétricas promissoras para o projeto amplificador de sólton, tais como alta impedância de entrada e altas frequências até 175 MHz de acordo com a folha de dados do fabricante *datasheet*, que encontra-se no anexo A nesta monografia. Os parâmetros de simulação utilizados no *software LTSpice* foram obtidos do *website* ([IN3OTD, 2014](#)) e seus valores são:

```
.model RD06HVF1 VDMOS(Rg=1.88m Rd=0m Rs=263m Vto=3.70 Kp=0.377  
Lambda=0 mtriode=0.733 subthres=2.18m Cgdmax=15.64p Cgdmin=5.865p Cgs=23.5p  
Cjo=39.3p M=0.255 Vj=0.372 Ron=2)
```

Definido o transistor e amparado pelas informações de seu *datasheet* avançou-se para os cálculos na projeção do circuito amplificador. Primeiro definiu-se a tensão da fonte, pois ela é um dos parâmetros responsáveis para determinar as regiões de operação do transistor. Adotando-se uma tensão de alimentação Vdd de 12 V e resistências de polarização do divisor de tensão R65 e R66 com valores de 3,3 MΩ e 3,9 MΩ, calcula-se o

valor de V_{GS} através da Equação 5.1

$$V_{GS} = \frac{R_{65}}{R_{66} + R_{65}} \times V_{dd} = \frac{3,9M}{3,9M + 3,3M} \times 12 = 6,5V \quad (5.1)$$

Com o valor de tensão de entrada V_{GS} obtido, consegue-se verificar a região da curva característica do transistor em que o amplificador irá operar, conforme mostra a Figura 17

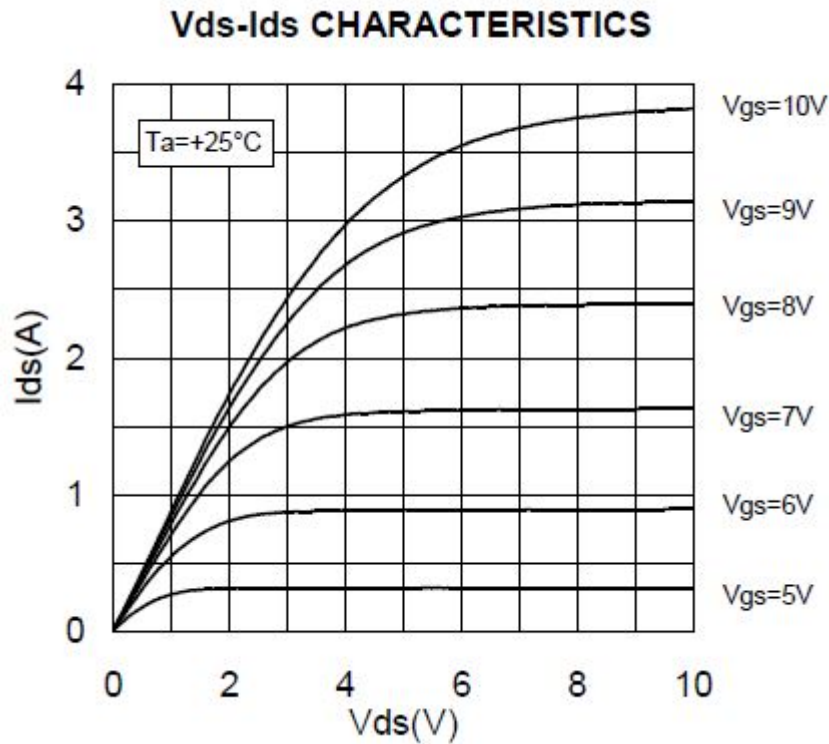


Figura 17 – Curva característica do transistor RD06HVF1 ([MITSUBISHI, 2020](#)).

É importante mencionar que o sinal DC somado ao sinal AC do sóliton gerado pela LTNL não deve atingir a região parabólica da Figura 17, pois isso implicaria entrar na região de triodo do transistor. Em outras palavras, o sinal trabalhando nesta região satura, pois o canal induzido por onde flui a corrente, deixaria de estar estrangulado e o transistor sairia da região linear de ganho.

O circuito amplificador projetado e simulado no *LTSpice* é mostrado na Figura 18.

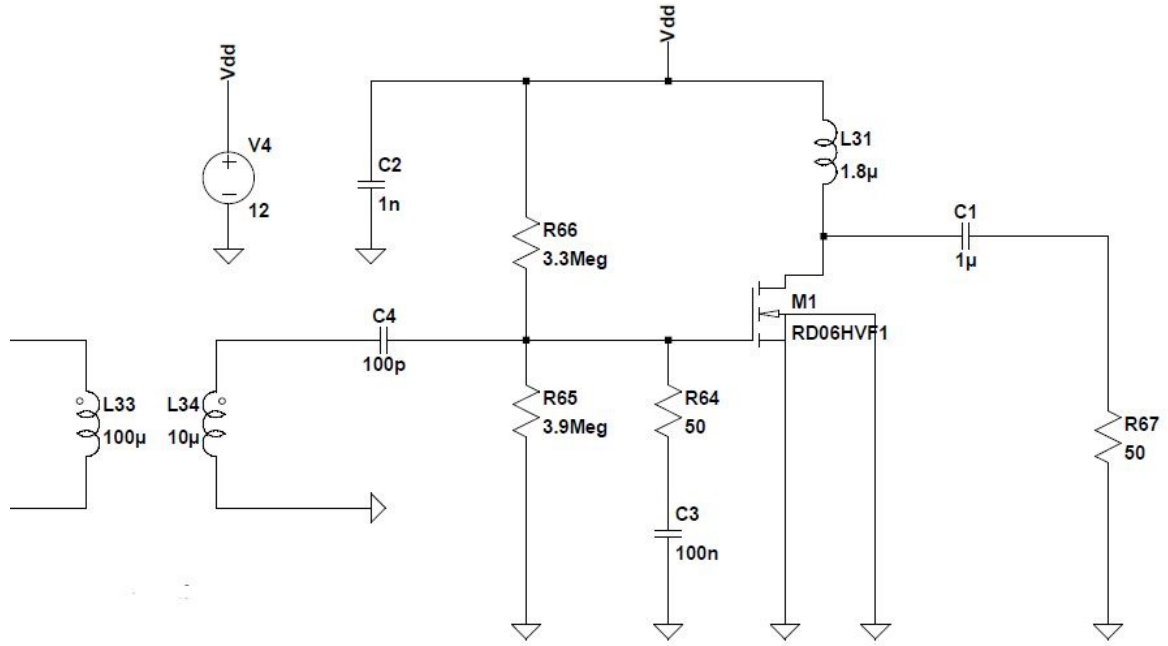


Figura 18 – Primeira versão do circuito amplificador.

Para o casamento de impedâncias entre a LTNL e o amplificador foi utilizado inicialmente um capacitor de acoplamento, porém isso comprometeu o formato senoidal do sóliton. Uma alternativa para a realização do casamento de impedância foi o desenvolvimento de um transformador de pulso. Como o *LTSpice* não permite trabalhar com números de espiras, a relação do transformador foi calculada segundo a Equação 5.2:

$$\frac{V_p}{V_s} = \sqrt{\frac{L_p}{L_s}} \quad (5.2)$$

onde V_p e L_p representam tensão e indutância no primário e V_s e L_s representam tensão e indutância no secundário, respectivamente. Definindo-se os valores de indutância em 100 microhenry para L_p e 10 microhenry para L_s e substituindo os valores na Equação 5.2

$$\frac{V_p}{V_s} = \sqrt{\frac{100}{10}} = \sqrt{10} \approx 3,16 \quad (5.3)$$

Desse modo, chegamos na relação de aproximadamente 3,16, ou seja, um transformador abaixador, onde a tensão no primário é aproximadamente 3,16 vezes maior do que a tensão no secundário. Desta forma, para se obter um transformador de pulsos com a relação próxima à obtida nos cálculos teóricos, o número de espiras no primário foi 7 e no secundário 3. Através da Equação 5.4 obtemos o valor da relação de transformação igual a

2,33. Na Figura 19 é apresentada a imagem do transformador de pulso utilizado.

$$\frac{V_p}{V_s} = \frac{N_1}{N_2} \quad (5.4)$$

onde N_1 é o número de espiras no primário e N_2 é o número de espiras no secundário.

$$\frac{V_p}{V_s} = \frac{N_1}{N_2} = \frac{7}{3} \approx 2,33 \quad (5.5)$$

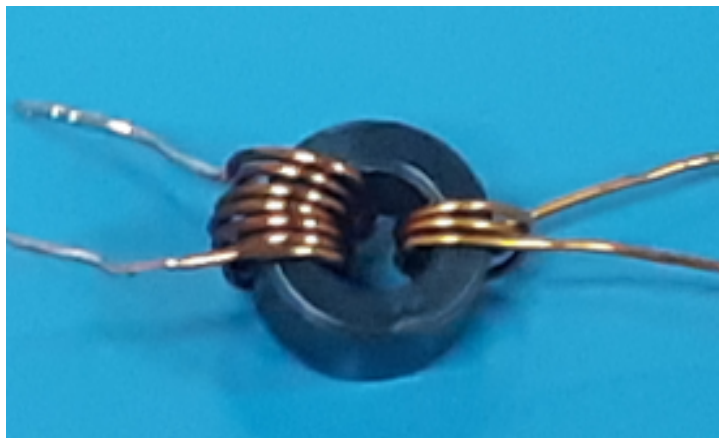


Figura 19 – Transformador de pulsos usando núcleo de ferrite.

A escolha do transformador de pulsos como transformador abaixador foi determinada para fazer com que o sinal gerado pela LTNL esteja com valores de profundidade de modulação em tensão dentro da região de ganho linear do transistor MOSFET.

Continuando com a descrição e a função dos outros componentes do circuito apresentado na Figura 18, o componente C4 é o capacitor de acoplamento, ele é utilizado para bloquear o fluxo de corrente DC, evitando possíveis danificações tanto à linha quanto ao circuito amplificador. Os elementos R64 e C3 ligados em série são empregados para melhorar a estabilidade do circuito. A inserção dos elementos apresentados anteriormente foi baseada em pesquisas de circuitos amplificadores que trabalham em altas frequências e foram comprovadas experimentalmente que são elementos essenciais na construção do projeto. Os valores de 100pF para o capacitor C4, 50 Ω para o resistor R64 e 100nF usado no capacitor C3 foram obtidos através de simulações em que a alteração ou remoção de um destes elementos compromete a qualidade e ganho do sinal.

Para eliminar possíveis ruídos da alimentação foi introduzido o capacitor C2 de 1 nF no circuito. O indutor L31 é usado como *AC block*, ou seja, ele impede a passagem da oscilação produzida pela LTNL para a fonte de alimentação. Foi utilizado o valor 1,8 μ H

porque foi o menor valor encontrado no mercado e, com isso, o valor de sua impedância é $339,29 \Omega$, conforme mostra a Equação 5.6.

$$X_L = \omega L = 2 \times \pi \times 30 \times 10^6 \times 1,8 \times 10^{-6} = 339,29 \Omega \quad (5.6)$$

Definido todos os componentes e seus respectivos parâmetros, construiu-se o sistema de amplificação utilizando uma placa de ensaios, também conhecida como *protoboard*, em que inseriu-se todos os componentes projetados de modo a realizar os primeiros testes de bancada. O resultado desta primeira montagem do projeto é apresentada na Figura 20.

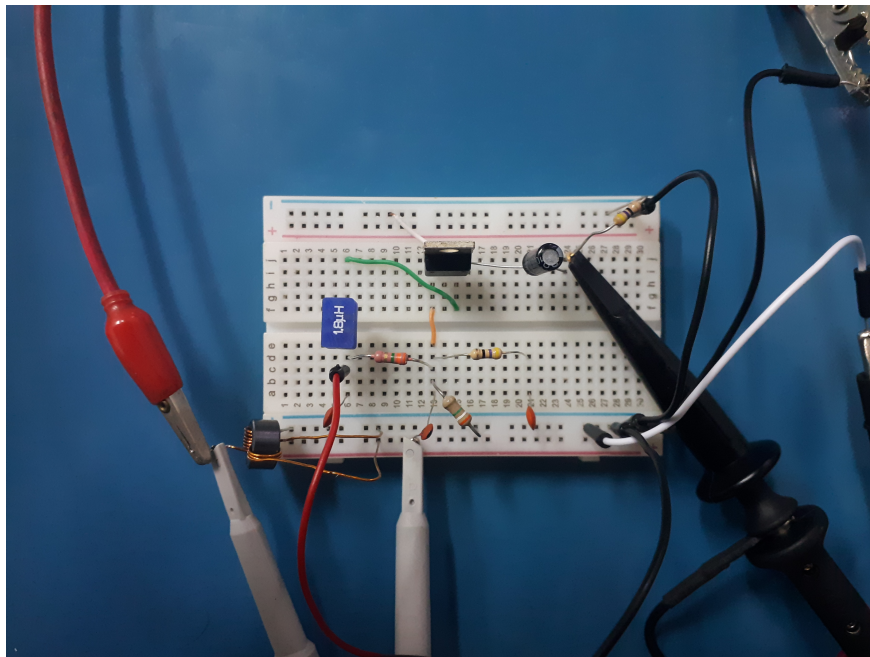


Figura 20 – Circuito do amplificador montado na *protoboard*.

Ao realizar os primeiros ensaios com o amplificador montado na *protoboard*, verificou-se uma grande quantidade de ruído. Isso acontece porque os terminais dos componentes trabalhando em frequências maiores que 1 MHz se comportam como antenas produzindo ruídos no sistema. A Figura 21 apresenta um dos resultados obtidos utilizando a placa de ensaios.

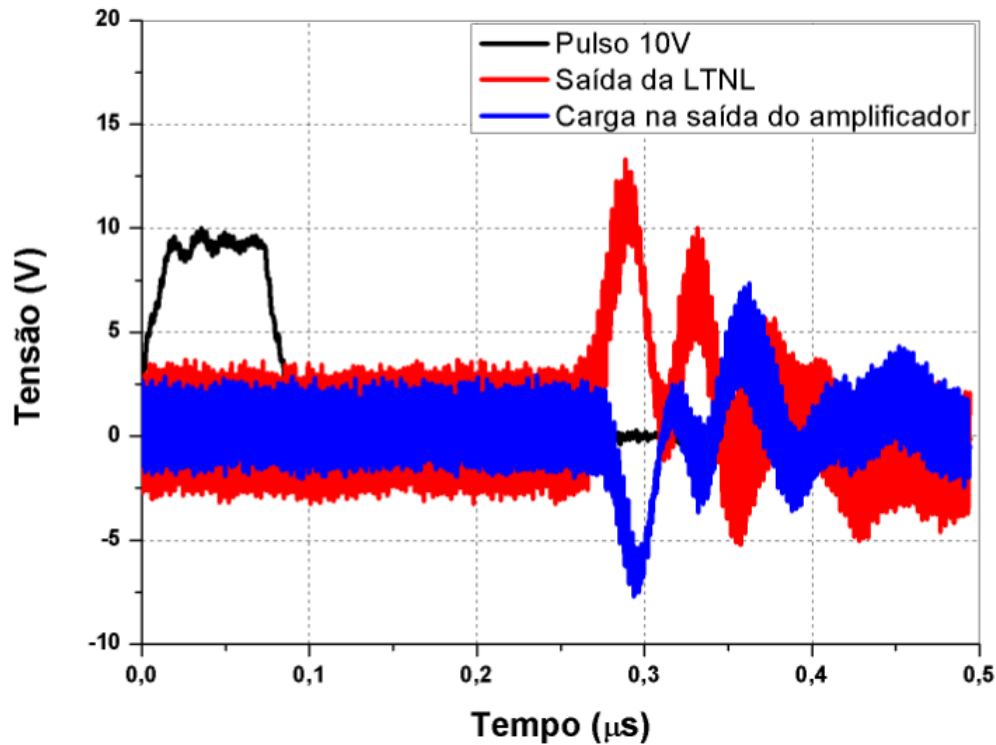


Figura 21 – Circuito amplificador utilizando *protoboard*.

Para diminuir a produção de ruído, projetou-se o *layout* do circuito amplificador utilizando o *software TraxMaker* e, em parceria com o INPE, confeccionou-se uma placa de circuito impresso (PCI) para o circuito amplificador projetado. A Figura 22 mostra o *layout* do circuito amplificador e a Figura 23 a PCI com todos os componentes soldados.

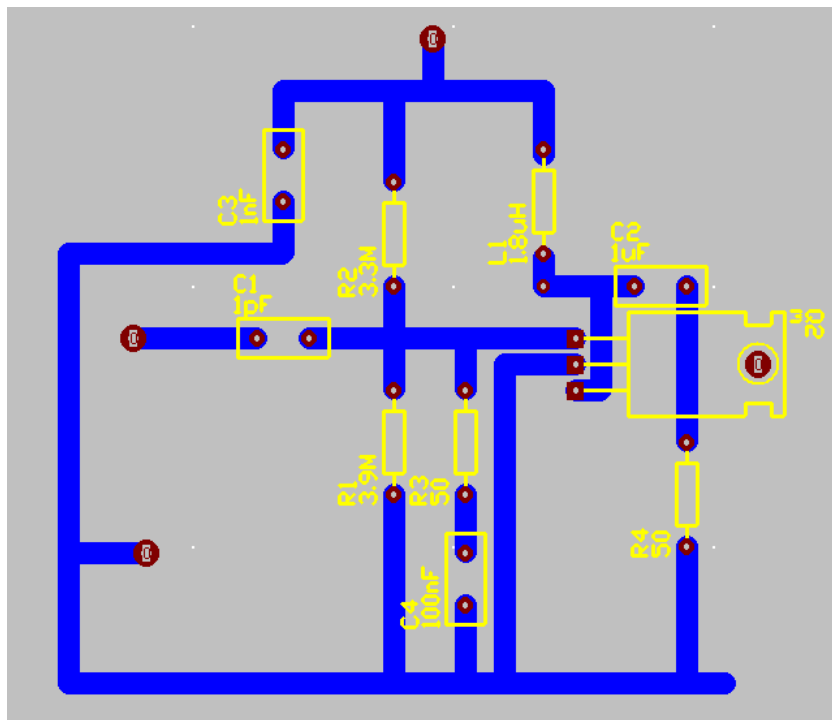


Figura 22 – *Layout* do circuito amplificador desenvolvido no *software TraxMaker*.

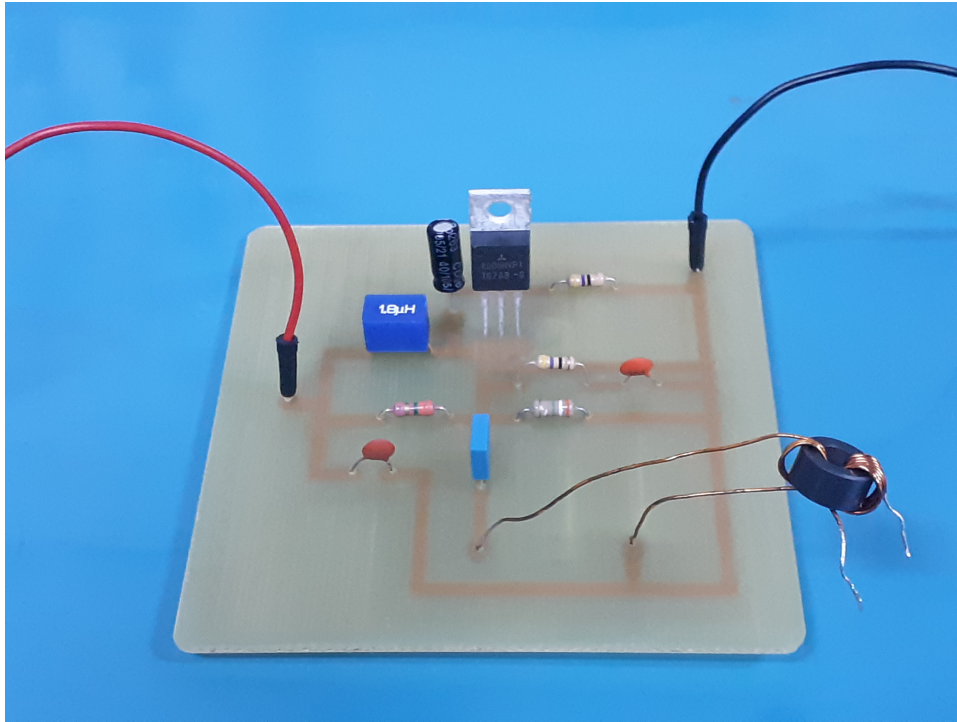


Figura 23 – Circuito amplificador montado na placa de circuito impresso.

A grande quantidade de ensaios simulados e experimentais permitiram o aperfeiçoamento do circuito amplificador final e nesta seção serão mostrados os melhores resultados obtidos utilizando a configuração final do circuito amplificador confeccionado na PCI, alterando-se apenas os parâmetros: largura de pulso da entrada da LTNL e a carga na saída do amplificador.

Para as simulações foi utilizado o *software LTSpice*, como já dito anteriormente e para os experimentos práticos foi utilizado um *setup* composto de um gerador de pulso, uma fonte de tensão DC para alimentar o amplificador e um osciloscópio para obtenção das medidas no domínio do tempo. A Figura 24 mostra o *setup* com todos os aparelhos na bancada. Os resultados simulados e práticos serão confrontados para validar os cálculos e os parâmetros utilizados na simulação.

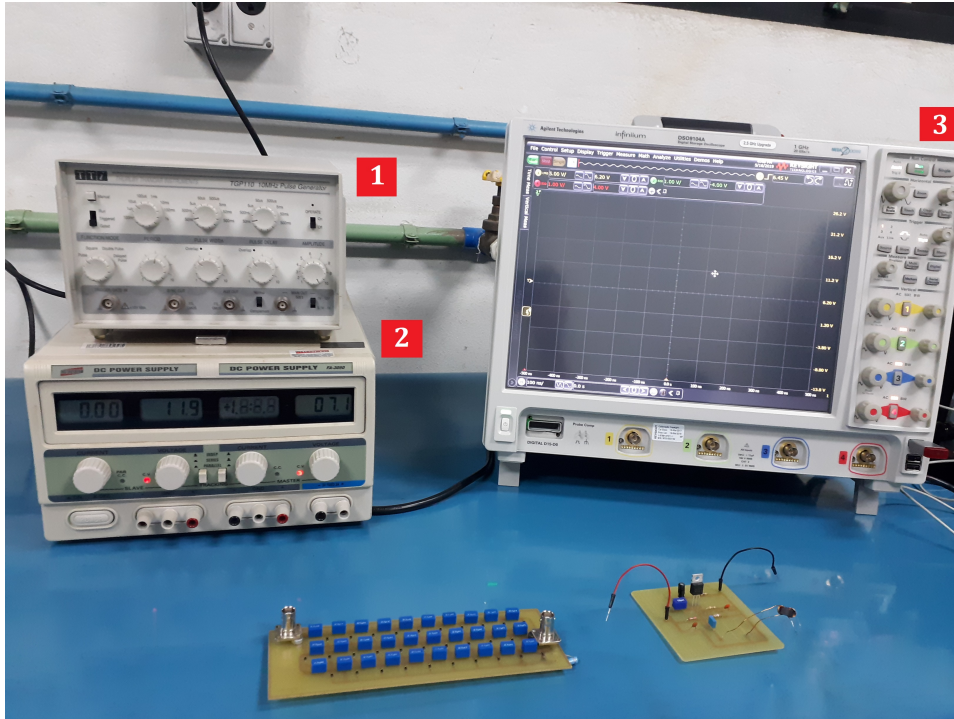


Figura 24 – Bancada de testes com gerador de pulsos (1), fonte de alimentação DC (2) e osciloscópio (3).

Utilizou-se a mesma LTNL para todos os ensaios, tanto simulados como experimentais. A Figura 14 mostra a LTNL utilizada no *LTSpice* para realizar as simulações e a Figura 25 apresenta a LTNL usada nos ensaios experimentais.

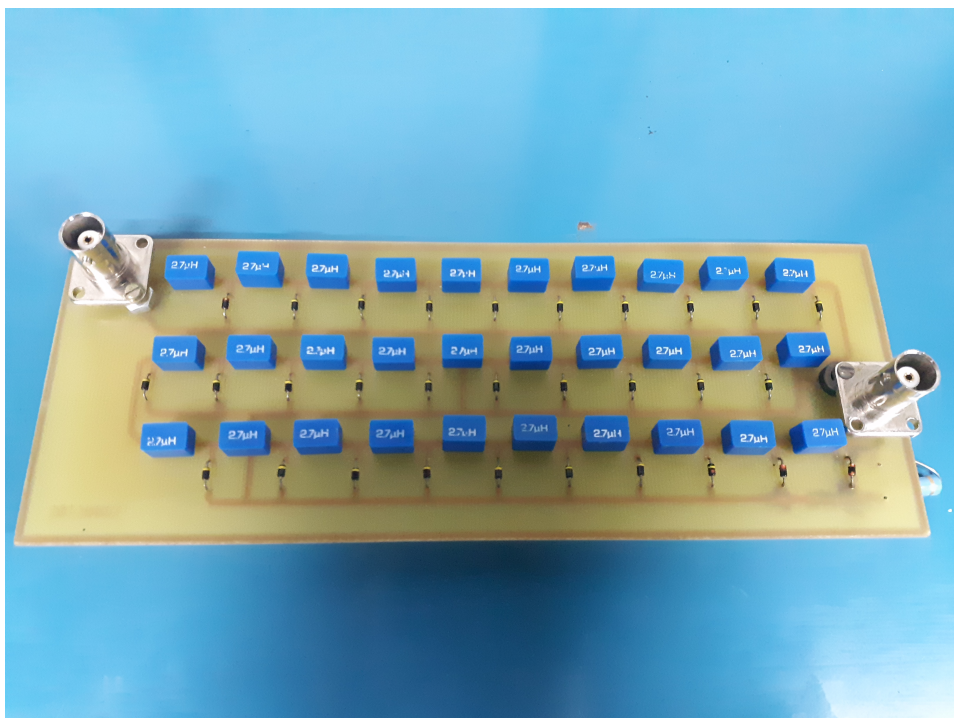


Figura 25 – LTNL de 30 seções utilizada nos experimentos.

O circuito amplificador final usado nos ensaios simulados é mostrado na Figura 18 e nos ensaios experimentais é mostrado na Figura 23. A obtenção das medidas foi realizada através dos pontos 1, 2 e 3 no amplificador de modo a verificar o comportamento do sinal em pontos estratégicos do circuito, conforme mostra a Figura 26. Os pontos 1 e 2 representam a entrada e saída do transformador de pulsos, cujas funções principais são as de verificar o casamento de impedância entre a LTNL e o amplificador e possíveis reflexões das ondas geradas. O ponto 3 representa a saída do transistor RD06HVF1 no terminal do dreno. A resistência de $50\ \Omega$ conectada ao terminal de dreno representa a impedância da antena.

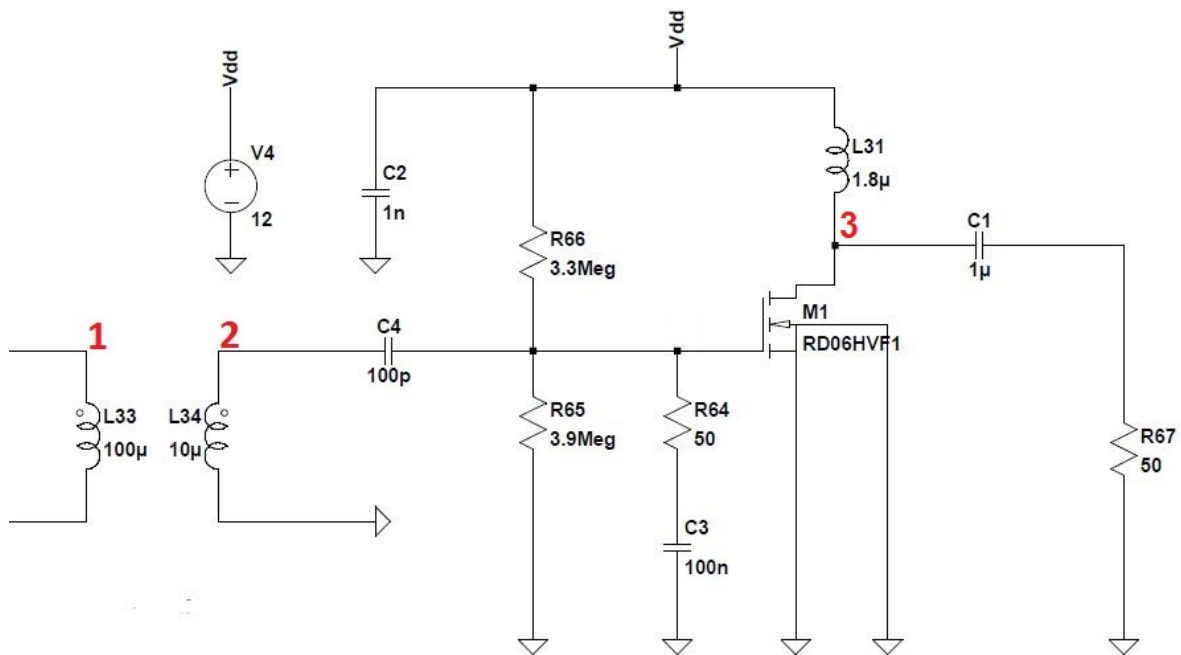


Figura 26 – Representação dos pontos estratégicos ao longo do circuito amplificador com transformador de pulsos para extração de dados.

Também foram realizados ensaios simulados e experimentais do circuito amplificador final utilizando acoplamento capacitivo através do capacitor C4 de 100 pF entre a saída da LTNL e entrada do amplificador, conforme apresentado na Figura 27.

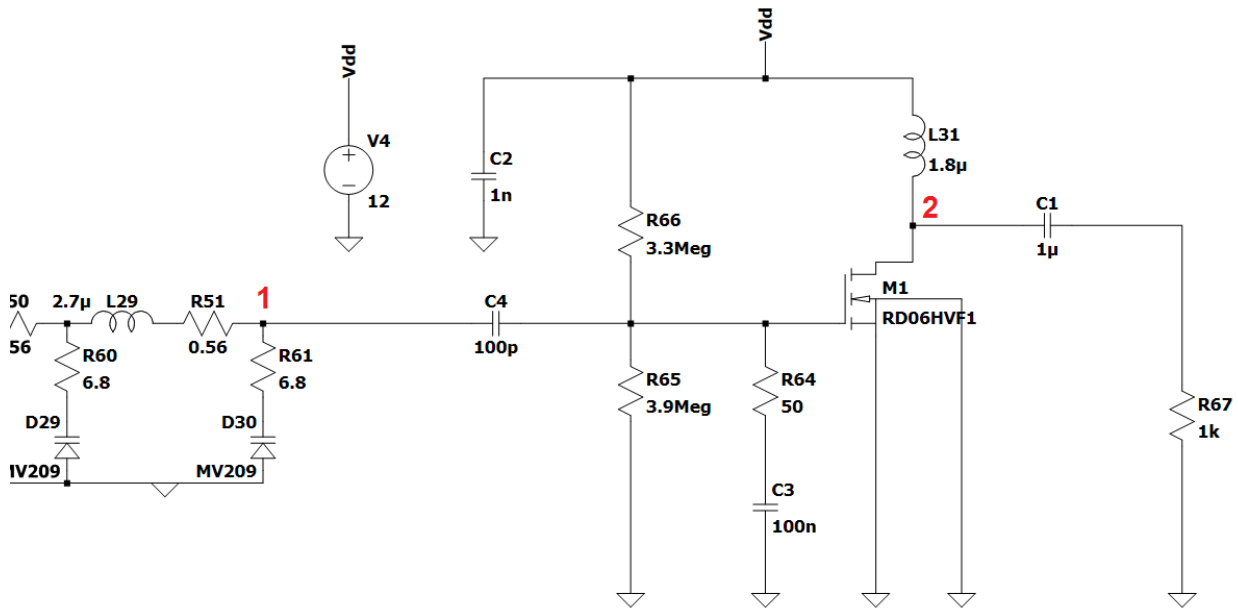


Figura 27 – Representação dos pontos estratégicos ao longo do circuito amplificador com acoplamento capacitivo para extração de dados.

A obtenção das medidas para esta configuração foi realizada através dos pontos 1 e 2. O ponto 1 representa a saída da LTNL e entrada do amplificador, cujo objetivo é verificar o comportamento do sinal no acoplamento capacitivo. O ponto 2 representa a saída do MOSFET, cuja finalidade é verificar o ganho do transistor e, consequentemente, o ganho do amplificador.

Os testes foram divididos em nove diferentes configurações, variando-se em uso do transformador de pulso ou acoplamento capacitivo, variação do tempo (largura) do pulso na entrada da LTNL e variação da carga na saída do amplificador. Serão apresentadas comparações de todas as nove diferentes configurações na versão simulada e experimental, apresentando seus resultados em gráficos e tabelas. As análises serão feitas no acoplamento entre o amplificador e a LTNL (representada pelas curvas nas cores vermelho e azul), bem como o resultado obtido na saída do amplificador (representada pela cor ciano), além da largura do pulso de entrada, representado por linhas na cor preta.

5.1.1.1 Configuração 1: Largura de pulso de 500 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso

A Figura 28(a) apresenta o resultado da simulação da **configuração 1** e a figura 28(b) sua versão experimental. Verifica-se uma concordância razoável entre as versões simulada e experimental no que diz respeito à frequência e valores de pico e vale dos sinais, porém é possível verificar leve distorção entre os sinais na saída da LTNL (entrada do transformador de pulso) e na entrada do amplificador (saída do transformador de pulso), representados pelas cores vermelhas e azuis, respectivamente. Essa distorção acontece

devido ao descasamento de impedância entre a saída da LTNL, a entrada do amplificador e a carga que representa a impedância da antena.

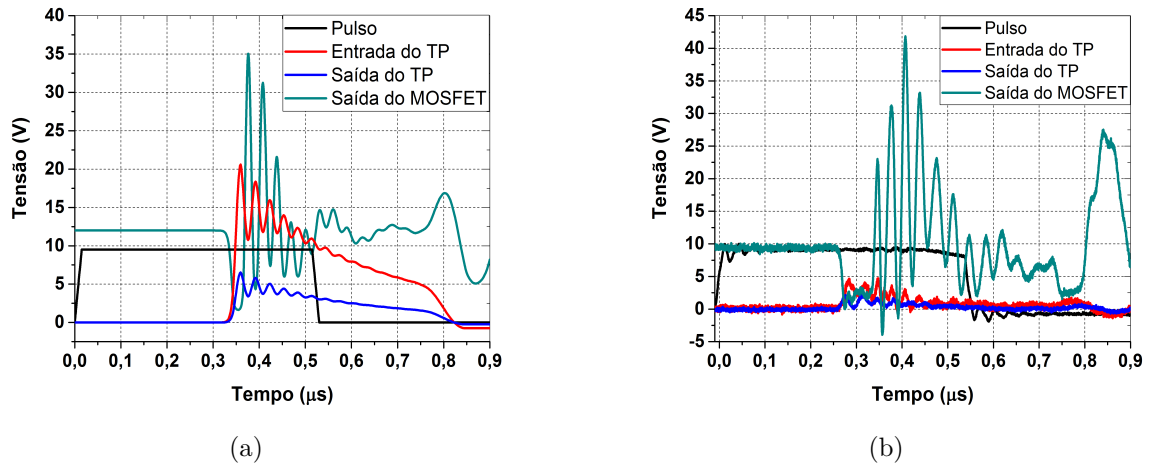


Figura 28 – Resultados obtidos utilizando 500 ns de largura de pulso, carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental.

A Tabela 12 apresenta a quantização dos valores obtidos nos testes simulados e experimentais utilizando a **configuração 1**.

Tabela 3 – Quantificação extraída dos gráficos das Figuras 28(a) e 28(b).

Parâmetros	Simulado	Experimental
n° de oscilações na entrada do TP	6	7
n° de oscilações na saída do TP	6	6
n° de oscilações na saída do MOSFET	9	9
Frequência na saída do MOSFET	32	33,4
VMD na entrada do TP	9,8	4,68
VMD na saída do TP	3,1	2,52
VMD na saída do MOSFET	33,4	43,6
Ganho de tensão em relação à entrada do TP (dB)	10,65	19,38
Ganho de tensão em relação à saída do TP (dB)	20,65	24,76
Ganho de tensão em relação ao sinal original (dB)	9,93	12,24

Verifica-se que o sistema amplificador produziu, com relação ao sinal original gerado pela LTNL, um ganho de aproximadamente 9,93dB na simulação e 12,24 dB na prática. Em outras palavras, obteve-se um sinal 3,14 vezes maior que o original na versão simulada e próximo de 4,09 vezes maior na versão experimental. Além disso, verifica-se que o transistor apresenta ganhos de 20,65 dB na versão simulada e 24,76 dB na versão experimental comparado ao sinal que entra em sua porta *Gate*. Isso representa um sinal 10,8 vezes maior na versão simulada e 17,3 vezes maior na versão prática.

5.1.1.2 Configuração 2: Largura de pulso de 300 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso

Esta configuração apresenta resultados muito similares aos obtidos na **configuração 1** e são apresentados nas figuras 29(a) e 29(b). Verifica-se uma boa concordância entre os valores obtidos na saída do amplificador e as mesmas distorções causadas pelo descasamento de impedância entre a saída da LTNL e entrada do amplificador.

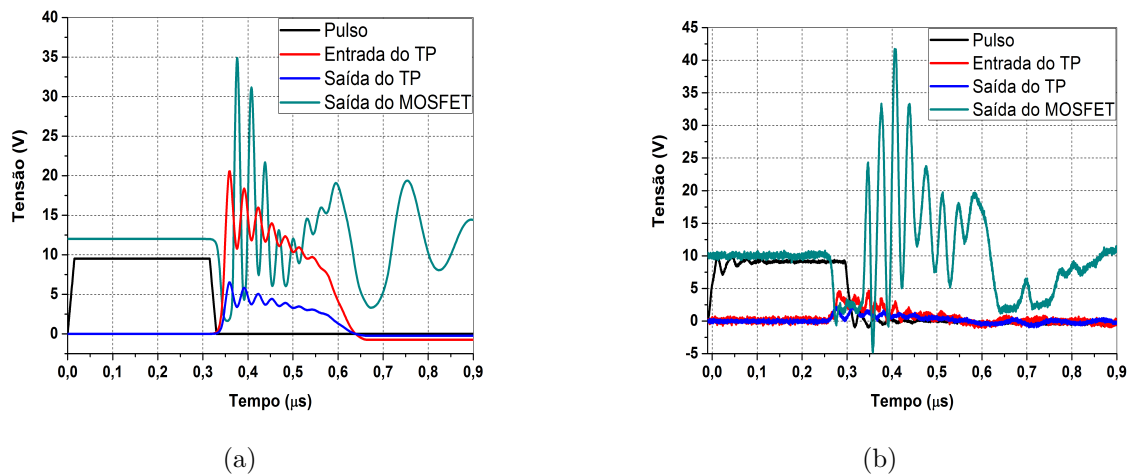


Figura 29 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental

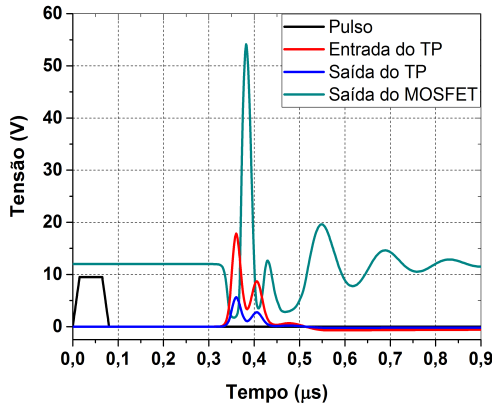
A Tabela 4 apresenta a quantização dos valores obtidos nos testes simulados e experimentais utilizando a **configuração 2**. Os valores mostram uma grande semelhança com os resultados obtidos na **configuração 1**. Portanto, conclui-se que a alteração na largura do pulso, de 500ns para 300ns não afeta significativamente os resultados obtidos pelo circuito amplificador.

Tabela 4 – Quantificação extraída dos gráficos das Figuras 29(a) e 29(b).

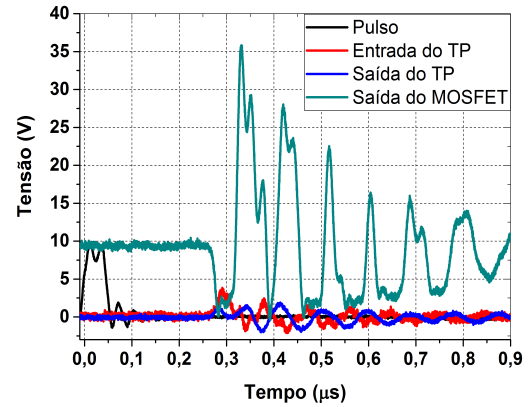
Parâmetros	Simulado	Experimental
n° de oscilações na entrada do TP	7	7
n° de oscilações na saída do TP	6	6
n° de oscilações na saída do MOSFET	8	8
Frequência na saída do MOSFET	31,6	34,13
VMD na entrada do TP	9,8	4,67
VMD na saída do TP	3,3	2,50
VMD na saída do MOSFET	33,3	42,75
Ganho de tensão em relação à entrada do TP (dB)	10,62	19,23
Ganho de tensão em relação à saída do TP (dB)	20,08	24,66
Ganho de tensão em relação ao sinal original (dB)	9,90	12,07

5.1.1.3 Configuração 3: Largura de pulso de 50 ns, carga na saída de 1 k Ω e acoplamento utilizando transformador de pulso

A **configuração 3** apresenta discrepâncias entre os resultados simulados e experimentais. Verifica-se na Figura 30(a) que a versão simulada apresenta duas oscilações bem definidas, sendo a primeira com um valor de pico de aproximadamente 55 V na saída do amplificador, o que não acontece na versão experimental, representada pela Figura 30(b), cujas oscilações encontram-se deformadas, não apenas no acoplamento (transformador de pulso) mas também na saída do amplificador. O número de oscilações reduzidos já era esperado uma vez que a LTNL gera, com uma largura de pulso de 50 ns, cerca de 3 oscilações em sua saída. Portanto, conclui-se que para esta configuração, o sistema foi bastante prejudicado pelo descasamento de impedâncias, produzindo ruídos em sua saída tornando inviável a sua utilização.



(a)



(b)

Figura 30 – Resultados obtidos utilizando 50 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental

A Tabela 5 mostra os valores obtidos apenas na versão simulada. Não foram quantizados os resultados experimentais uma vez que os sinais apresentaram muitas deformações.

Tabela 5 – Quantificação extraída do gráfico da Figura 30(a).

Parâmetros	Simulado
n° de oscilações na entrada do TP	2
n° de oscilações na saída do TP	2
n° de oscilações na saída do MOSFET	2
Frequência na saída do MOSFET	21,1
VMD na entrada do TP	14,4
VMD na saída do TP	4,7
VMD na saída do MOSFET	52,4
Ganho de tensão em relação à entrada do TP (dB)	11,22
Ganho de tensão em relação à saída do TP (dB)	20,94
Ganho de tensão em relação ao sinal original (dB)	12,11

5.1.1.4 Configuração 4: Largura de pulso de 500 ns, carga na saída de 50 Ω e acoplamento utilizando transformador de pulso

A **configuração 4**, diferentemente das anteriores, utiliza uma carga de 50 Ω na saída do sistema amplificador, o que na prática é mais utilizado uma vez que a impedância da maioria das antenas possuem este valor. A principal diferença entre as versões simulada e experimental, representadas pelas Figuras 31(a) e 31(b) respectivamente, é que a versão experimental do sistema apresenta distorções dos sinais na entrada e saída do transformador de pulso (acoplamento entre LTNL e amplificador), mas em sua saída obtém-se um sinal sólito com um maior número de lóbulos, porém com VMD um pouco menor comparado com a versão simulada. Em suma, esta configuração obteve resultados relevantes, porém inferiores às configurações 1 e 2 discutidas anteriormente.

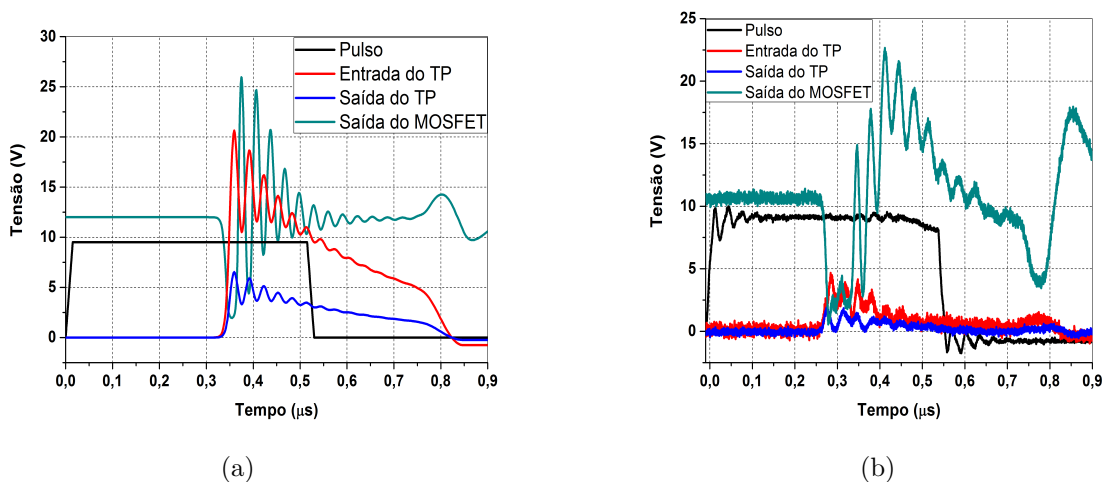


Figura 31 – Resultados obtidos utilizando 500 ns de largura de pulso e carga de 50 k Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental

A Tabela 6 apresenta os valores obtidos nas versões simulada e experimental. A principal vantagem desta configuração foi um maior número de oscilações na saída do amplificador e a desvantagem é que a partir da segunda oscilação obteve-se valores de VMD levemente inferiores na saída comparado com a entrada do sinal.

Tabela 6 – Quantificação extraída dos gráficos das Figuras 31(a) e 31(b).

Parâmetros	Simulado	Experimental
n° de oscilações na entrada do TP	8	6
n° de oscilações na saída do TP	7	5
n° de oscilações na saída do MOSFET	10	9
Frequência na saída do MOSFET	31,9	29,2
VMD na entrada do TP	10,2	3,43
VMD na saída do TP	3,2	1,89
VMD na saída do MOSFET	24,0	15,2
Ganho de tensão em relação à entrada do TP (dB)	7,43	12,93
Ganho de tensão em relação à saída do TP (dB)	17,5	18,11
Ganho de tensão em relação ao sinal original (dB)	7,18	3,09

5.1.1.5 Configuração 5: Largura de pulso de 300 ns, carga na saída de 50 Ω e acoplamento utilizando transformador de pulso

Esta configuração obteve resultados muito similares à configuração anterior, mostrando que a variação do tempo da largura de pulso de 500 ns para 300 ns, mantendo-se os demais parâmetros, é mínima, ou seja, não afeta de forma significativa os resultados.

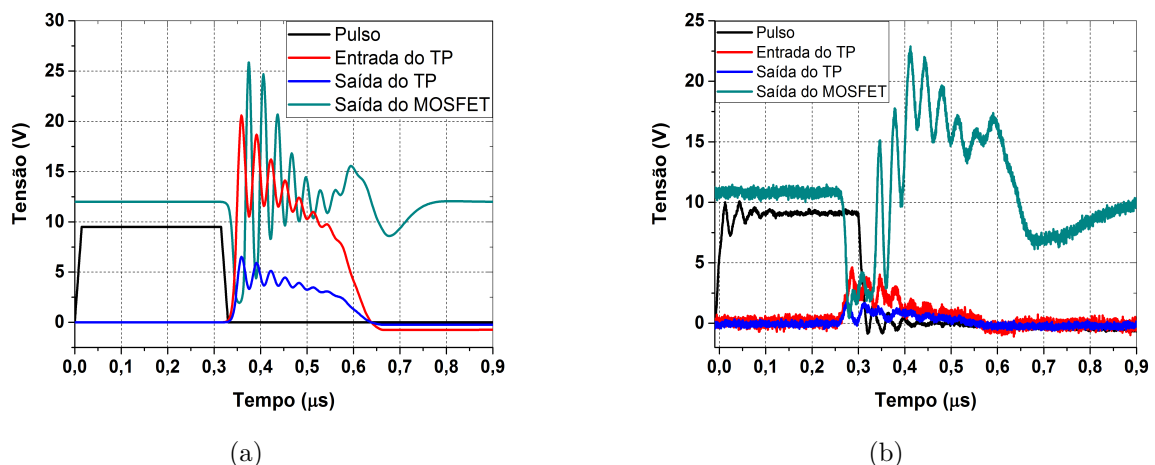


Figura 32 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 50 Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental

A Tabela 7 apresenta os resultados quantizados, confirmando a similaridade entre as configurações 4 e 5.

Tabela 7 – Quantificação extraída dos gráficos das Figuras 32(a) 32(b).

Parâmetros	Simulado	Experimental
n° de oscilações na entrada do TP	7	6
n° de oscilações na saída do TP	6	6
n° de oscilações na saída do MOSFET	8	8
Frequência na saída do MOSFET	31,6	31,5
VMD na entrada do TP	10,1	3,12
VMD na saída do TP	3,2	2,10
VMD na saída do MOSFET	24,0	15,0
Ganho de tensão em relação à entrada do TP (dB)	7,52	13,64
Ganho de tensão em relação à saída do TP (dB)	17,50	17,08
Ganho de tensão em relação ao sinal original (dB)	7,06	2,97

5.1.1.6 Configuração 6: Largura de pulso de 50ns, carga na saída de 50Ω e acoplamento utilizando transformador de pulso

Nesta configuração verifica-se considerável discrepância entre os ensaios simulado e de bancada, representados pelas Figuras 33(a) e 33(b), respectivamente. Portanto, observando-se as configurações 3 e 6, conclui-se que independente do valor da carga na saída do amplificador, a utilização do tempo de largura de pulso de 50 ns apresenta os piores resultados comparados aos valores de 300 ns e 500 ns, isso se deve ao baixo intervalo de tempo para carga e descarga dos diodos varactores (capacitores) ao longo da LTNL utilizada.

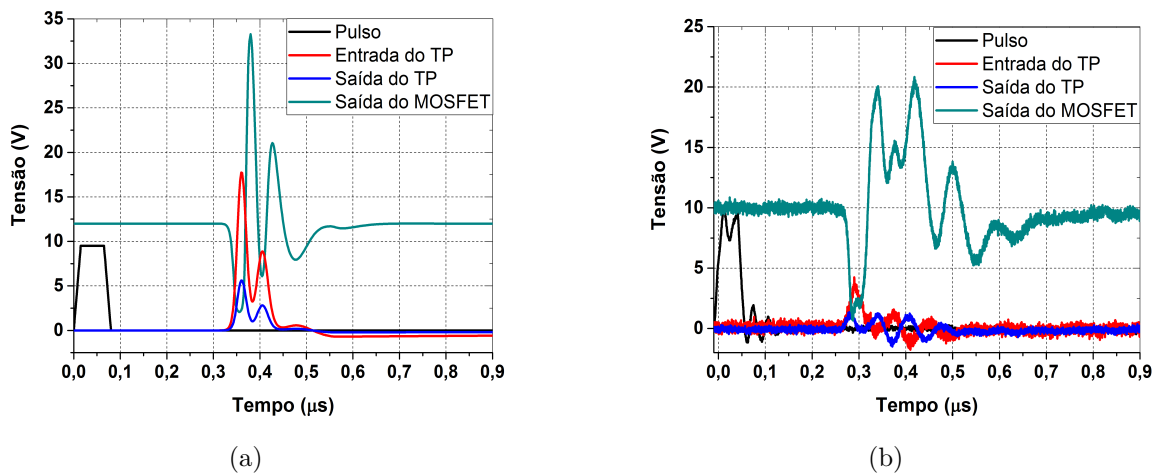


Figura 33 – Resultados obtidos utilizando 50ns de largura de pulso e carga de 50Ω na saída do amplificador e acoplamento através de transformador de pulso. (a) simulado e (b) experimental

A Tabela 8 apresenta a quantização apenas da versão simulada desta configuração, que apesar de ter obtido ganhos de 9,39 dB comparado ao sólton original e 16,5 dB

comparado ao sinal de entrada do transistor (porta *Gate*), não deve ser levado em consideração, pois os resultados práticos não comprovaram tais ganhos.

Tabela 8 – Quantificação extraída dos gráficos da Figura 33(a).

Parâmetros	Simulado
n° de oscilações na entrada do TP	2
n° de oscilações na saída do TP	2
n° de oscilações na saída do MOSFET	2
Frequência na saída do MOSFET	21,4
VMD na entrada do TP	14,6
VMD na saída do TP	4,7
VMD na saída do MOSFET	31,4
Ganho de tensão em relação à entrada do TP (dB)	6,65
Ganho de tensão em relação à saída do TP (dB)	16,5
Ganho de tensão em relação ao sinal original (dB)	9,39

5.1.1.7 Configuração 7: Largura de pulso de 500 ns, carga na saída de 1 k Ω e acoplamento capacitivo de 100 pF.

Esta configuração, diferentemente das configurações discutidas anteriormente, utiliza acoplamento capacitivo entre o sistema amplificador e a LTNL. Ela apresenta uma largura de pulso de 500 ns e carga de 1 k Ω na saída do amplificador. Verifica-se que ambos os resultados apresentaram um sóiton totalmente deformado na saída da LTNL e entrada do amplificador. Acredita-se que esta deformação esteja relacionada ao tempo de carga do capacitor de acoplamento associado a impedância de entrada do amplificador, resultando em um longo tempo de carregamento, o que implica em uma forma de onda semelhante ao pulso de entrada, retangular. Além disso, deve-se deconsiderar as oscilações obtidas na versão experimental, uma vez que elas são resultados de reflexões do sinal.

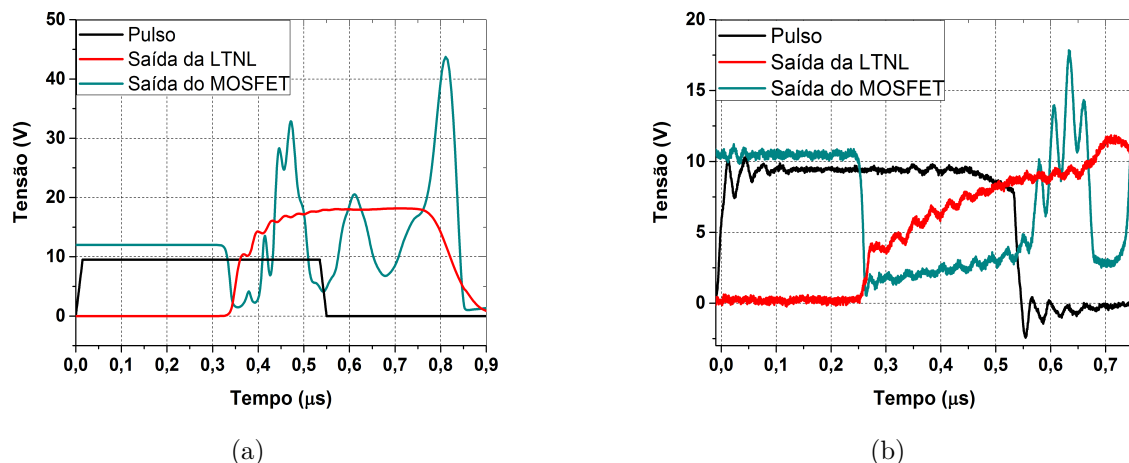


Figura 34 – Resultados obtidos utilizando 500 ns de largura de pulso e carga de 1 kΩ na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental

A Tabela 9 apresenta os resultados da versão simulada de forma quantizada. O ganho relacionado à entrada do amplificador deve ser desconsiderado, pois o sinal no acoplamento entre a LTNL e o amplificador foi totalmente deformado. Confirma-se a não relevância deste resultado observando o ganho negativo do sistema de amplificação comparado ao sóiton original gerado pela LTNL.

Tabela 9 – Quantificação extraída dos gráficos da Figura 34(a).

Parâmetros	Simulado
n° de oscilações na entrada do Amplificador	5
n° de oscilações na saída do MOSFET	4
Frequência na saída do MOSFET	30,27
VMD na entrada do Amplificador	0,34
VMD na saída do MOSFET	6,83
Ganho de tensão em relação à entrada do amplificador (dB)	26,06
Ganho de tensão em relação ao sinal original (dB)	-3,86

5.1.1.8 Configuração 8: Largura de pulso de 300 ns, carga na saída de 1 kΩ e acoplamento capacitivo de 100 pF.

Esta configuração difere-se da **configuração 7** apenas na largura do pulso aplicado à LTNL. Verifica-se mais uma vez que alterar apenas o tempo de largura do pulso não implica em diferenças significativas de resultados, pois assim como na configuração anterior, apresentou-se similaridade nos resultados de simulação e experimental, tanto na deformação do sinal na saída da LTNL quanto nas reflexões contidas na versão experimental.

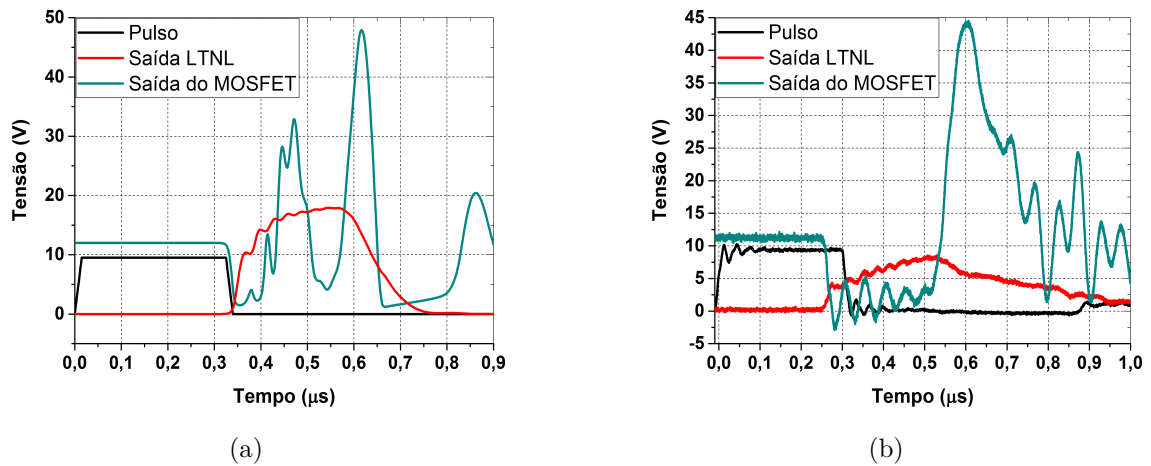


Figura 35 – Resultados obtidos utilizando 300 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental

A Tabela 10 representa a quantização dos ensaios simulado e experimental da presente configuração em análise.

Tabela 10 – Quantificação extraída dos gráficos das Figuras 35(a) e 35(b).

Parâmetros	Simulado	Experimental
n° de oscilações na entrada do Amplificador	5	6
n° de oscilações na saída do MOSFET	4	4
Frequência na saída do MOSFET	31,85	20,48
VMD na entrada do Amplificador	0,29	1,44
VMD na saída do MOSFET	6,76	8,04
Ganho de tensão em relação à entrada do amplificador (dB)	27,35	14,94
Ganho de tensão em relação ao sinal original (dB)	-3,95	-2,44

5.1.1.9 Configuração 9: Largura de pulso de 50 ns, carga na saída de 1 k Ω e acoplamento capacitivo de 100 pF.

Os gráficos obtidos com a última configuração utilizando acoplamento capacitivo são apresentados nas figuras 36(a) e 36(b), sendo versões simulada e experimental, respectivamente. Dentre as configurações que utilizam acoplamento capacitivo, esta foi a que apresentou melhores resultados com relação ao ganho e à preservação do formato do sinal. Isso novamente é explicado pelo tempo de carga e descarga do capacitor de acoplamento, pois utilizando pulso com menor largura de tempo foi o suficiente para que a linha carregue e descarregue com menor índice de interferência nas ondulações.

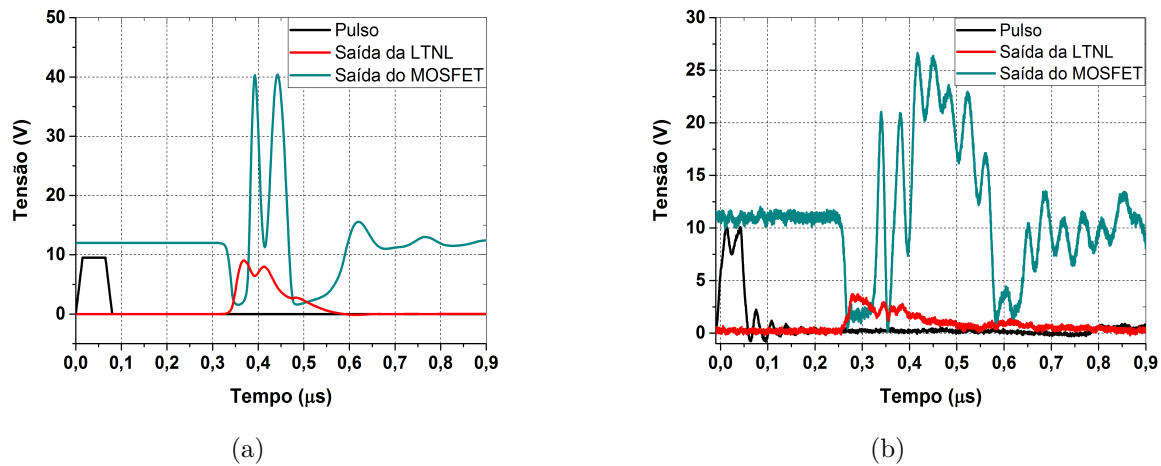


Figura 36 – Resultados obtidos utilizando 50 ns de largura de pulso e carga de 1 k Ω na saída do amplificador e acoplamento capacitivo entre o amplificador e a LTNL. (a) simulado e (b) experimental

Na Tabela 11 verifica-se que a versão simulada apresetou ganhos de 22,75 dB com relação ao sinal de entrada do transistor (porta *Gate*) e 11,21 dB comparado ao sinal original gerado pela LTNL. Já a versão experimental apresentou ganhos de 21 dB comparado ao sinal da porta *Gate* do transistor e 5,9 dB comparado ao sóliton original, porém com um grande número de oscilações geradas por reflexões do sinal.

Tabela 11 – Quantificação extraída dos gráficos das Figuras 36(a) e 36(b).

Parâmetros	Simulado	Experimental
n° de oscilações na entrada do Amplificador	2	3
n° de oscilações na saída do MOSFET	2	3
Frequência na saída do MOSFET	25,2	27,08
VMD na entrada do Amplificador	2,82	1,94
VMD na saída do MOSFET	38,7	21,0
Ganho de tensão em relação à entrada do amplificador (dB)	22,75	20,69
Ganho de tensão em relação ao sinal original (dB)	11,21	5,9

5.1.2 Amplificador Utilizando Transistores Bipolares de Junção

Apesar da preferência por transistores de efeito de campo devido à sua alta impedância de entrada, realizou-se buscas por transistores bipolares de junção que operassem dentro das condições propostas pelo sinal de saída da LTNL. De acordo com as pesquisas realizadas não foi encontrado um projeto dedicado para esta aplicação, pois aparentemente a maioria dos transistores TBJ operam com pequenos sinais, na casa dos milivolts. Apesar disso, realizaram-se simulações com alguns modelos encontrados no comércio eletrônico, tais como: 2N2222, BC337-25, 2SC4767 e BSX20 para verificar tal afirmação. Dentre estes,

os que apresentaram resposta à oscilação foram os modelos BC337-25 e o BSX20 como é mostrado a seguir.

Para o amplificador empregando o transistor BC337-25 projetou-se o circuito apresentado na Figura 37. Baseado no projeto do amplificador empregando MOSFET, algumas funções de componentes foram replicadas para o projeto utilizando o BJT, como o transformador de pulso para realizar o acoplamento entre a LTNL e o sistema de amplificação, o resistor R5 em série com o capacitor C4 para melhorar a estabilidade do sinal e o indutor L3, atuando como *AC block*. Isso se deve à constatação dos resultados de simulação realizadas com MOSFET e que a ausência destes elementos no projeto resultam em distorções na forma de onda de saída. Além disso, também foram utilizados os capacitores de acoplamento C1 e C2 para impedir o fluxo de corrente DC (proteção para o amplificador e LTNL). Inseriu-se também o capacitor de *bypass* C3 de $100\mu\text{F}$ para filtragem de sinal AC, diminuindo o ruído na polarização do transistor ([LEARNING ABOUT ELETRONICS, 2020](#)). Por fim, os resistores R1, R2 e R3 são utilizados para polarizar o transistor de modo a fazer com que ele opere na região ativa (amplificação).

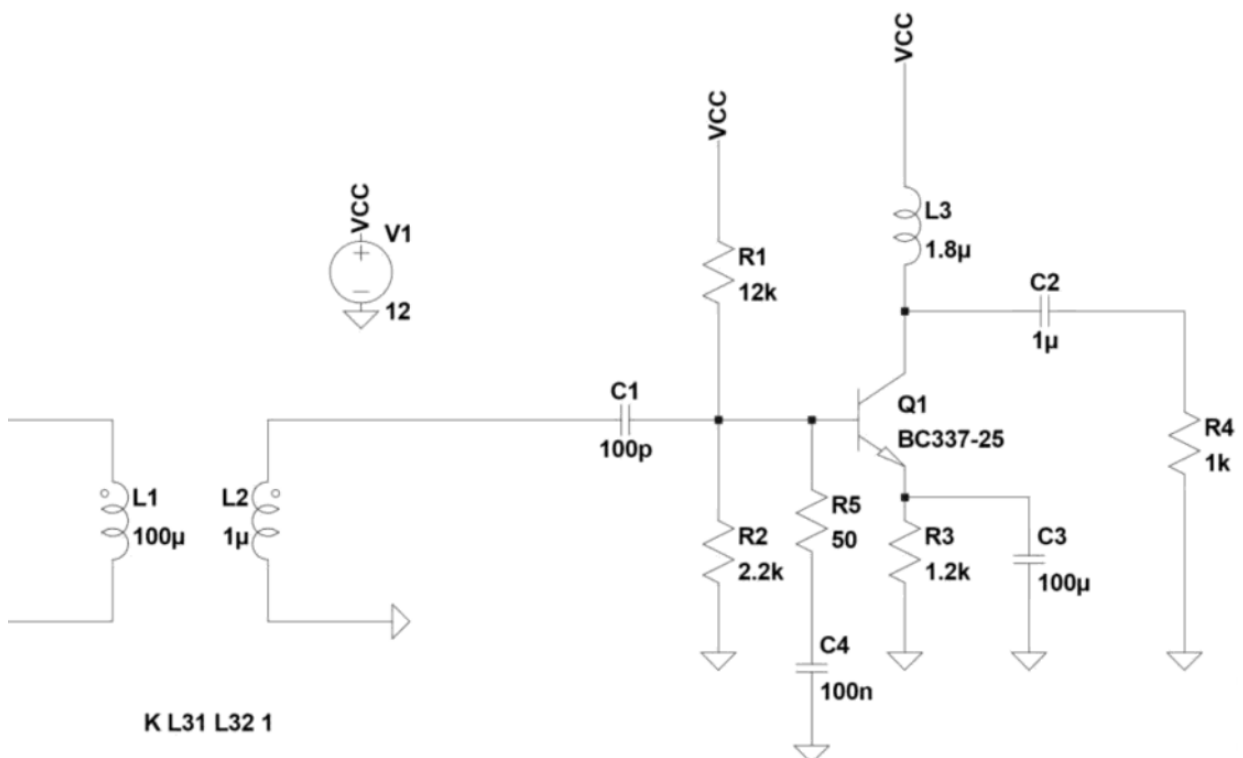


Figura 37 – Circuito amplificador utilizando o TBJ modelo BC337-25

Para realizar as simulações, utilizou-se os seguintes parâmetros, disponíveis em ([LT WIKI, 2014](#)).

.model BC337-25 NPN(IS=4.13E-14 NF=0.9822 ISE=3.534E-15 NE=1.35 BF=292.4 IKF=0.9 VAF=145.7 NR=0.982 ISC=1.957E-13 NC=1.3 BR=23.68 IKR=0.1 VAR=20

RB=60 IRB=2.00E-04 RBM=8 RE=0.1129 RC=0.25 XTB=0 EG=1.11 XTI=3 CJE=3.799E-11 VJE=0.6752 MJE=0.3488 TF=5.4E-10 XTF=4 VTF=4.448 ITF=0.665 PTF=90 CJC=1.355E-11 VJC=0.3523 MJC=0.3831 XCJC=0.455 TR=3.00E-08 CJS=0 VJS=0.75 MJS=0.333 FC=0.643 Vceo=45 Icrating=500m mfg=NXP)

Os resultados das simulações estão representadas pelas Figuras 38(a) e 38(b), em que a primeira utiliza a relação 100:1 no transformador de pulso e a segunda 100:10.

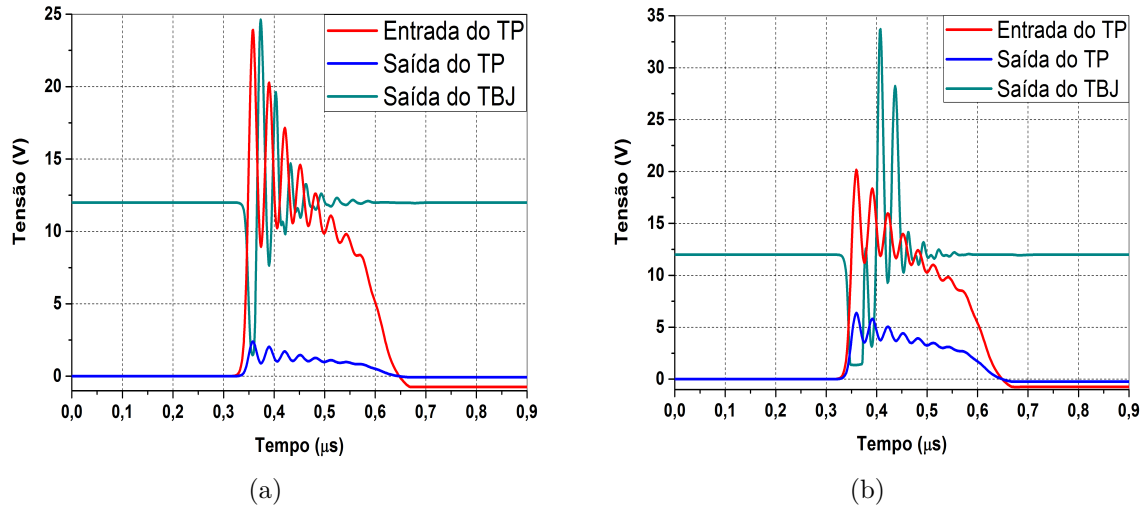


Figura 38 – Resultados utilizando o TBJ BC337-25 (a) Relação do TP em 100:1 e (b) Relação do TP em 100:10

Verificou-se que a saída do amplificador representado pela Figura 38(a), que utiliza a relação 100:1, apresentou um sóliton com suas características preservadas, pequenas deformações a partir da segunda oscilação e com ganho de aproximadamente um, ou seja, apresentou uma profundidade de modulação em tensão bastante similar ao sinal gerado pela LTNL.

Visando um aumento no ganho do amplificador, alterou-se a relação do TP de 100:1 para 100:10, aumentando a VMD na entrada do transistor, porém como era de se esperar, apesar do ganho apresentado a partir da segunda oscilação, verificou-se que o sinal saturou, comprometendo a forma senoidal do sóliton gerado pela LTNL. Portanto, conclui-se que o transistor TBJ modelo BC337-25 não opera corretamente com uma profundidade de modulação em tensão maior que 1V nas condições impostas pelo sistema.

A seguir é apresentado o sistema de amplificação utilizando o transistor bipolar de junção modelo BSX20 da fabricante *Philips* que, assim como o modelo BC337-25 apresentando anteriormente, opera em altas frequências. O circuito final é mostrado na Figura 39, cujas duas únicas alteração foram a substituição dos modelos dos transistores e a carga na saída do amplificador.

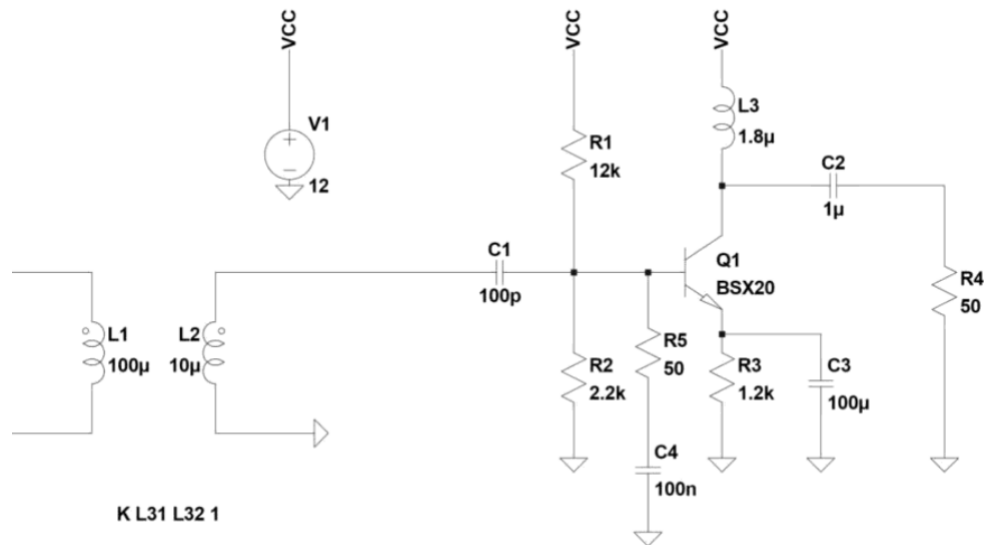


Figura 39 – Circuito amplificador utilizando o TBJ modelo BSX20

Os parâmetros deste transistor foram obtidos através de (LT WIKI, 2014) e é apresentado abaixo:

.model BSX20 NPN(Is=20.75f Xti=3 Eg=1.11 Vaf=100 Bf=113.4 Ise=224.4f Ne=1.439 Ikf=76.38m Nk=.5276 Xtb=1.8 Br=2.025 Isc=163.1p Nc=1.438 Ikr=5.567 Rc=1.156 Cjc=3.334p Mjc=.2086 Vjc=.5 Fc=.5 Cje=4.118p Mje=.3794 Vje=.5 Tr=45.49n Tf=236.7p Itf=1.912 Xtf=43.51 Vtf=10 Vceo=40 Icrating=500m mfg=Philips).

O resultado da simulação utilizando o transistor TBJ modelo BSX20 e uma carga resistiva de 50 Ω é apresentado na Figura 40.

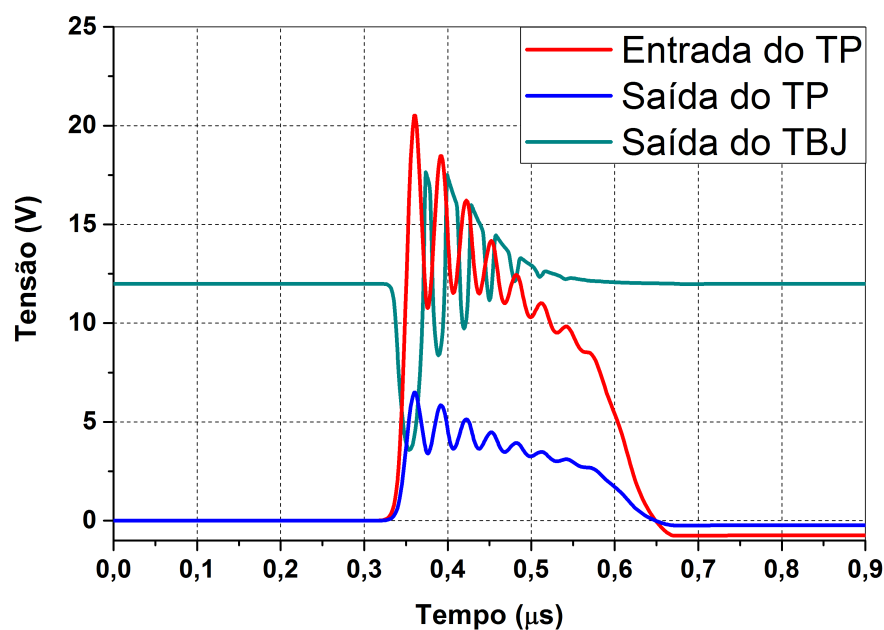


Figura 40 – Resultado utilizando o TBJ BSX20

Verifica-se que a saída do amplificador, representado pela cor ciano, possui aproximadamente a mesma profundidade de modulação em tensão que o sinal original gerado pela LTNL. Também é possível observar pequenas distorções nos picos das oscilações, deformando o formato senoidal do sóliton devido a saturação do transistor. Logo, conclui-se que este transistor, nas condições propostas, apresenta limitações para aplicações em LTNL's.

6 Considerações finais e trabalhos futuros

Tabela 12 – Quantificação extraída dos gráficos das Figuras 28(a) e 28(b).

Parâmetros	Simulado	Experimental
VMD Original da LTNL (V)	10,65	10,75
VMD na saída do TP (V)	3,1	2,52
VMD na saída do MOSFET (V)	33,4	43,6
Ganho de tensão em relação à saída do TP(dB)	20,65	24,76
Ganho de tensão em relação ao sinal original (dB)	9,93	12,24

Neste trabalho foram desenvolvidos três sistemas de amplificação de sinais sólitons com frequência na casa dos 30 MHz, em que um deles foi projetado, construído e, em função dos resultados obtidos, encontra-se pronto para ser aplicado, por exemplo, na área de defesa gerando ruídos na comunicação de possíveis inimigos que utilizam frequências de 30 MHz.

Durante o desenvolvimento deste trabalho foram encontradas diversas dificuldades, a principal delas foi encontrar transistores no mercado que apresentassem características promissoras para trabalhar em altas frequências e com oscilações do tipo sólton. Porém ainda era preciso encontrar os valores dos parâmetros que permitissem a geração de simulações via *software*, bem como a folha de dados do fabricante do componente contendo as informações necessárias para a realização de todos os cálculos para o desenvolvimento do projeto. Este último foi bastante desafiador, pois nem todos os fabricantes disponibilizam as informações de seu produto em seus *datasheet's*.

Considera-se que este trabalho teve sucesso no seu desenvolvimento, pois cumpriu todas as expectativas de funcionamento e ganhos práticos, de acordo com o que foi proposto na submissão da proposta, cumprindo-se o cronograma definido seguindo estritamente cada etapa do cronograma de atividades.

As melhorias propostas para este projeto em trabalhos futuros é o aprimoramento do casamento de impedância entre a LTNL e o circuito amplificador, gerando menores reflexões e ruídos no sistema, realização de medidas de corrente em pontos estratégicos do sistema amplificador, verificação e aumento de potência do sinal e caracterização do sistema projetado utilizando um Analisador de Espectro e Analisador de Rede Vetorial, extraindo medidas de frequência, perdas de retorno e perdas de inserção no amplificador.

O orientador e o co-orientador deste trabalho estão envolvidos em um projeto de pesquisa financiado pela FAPESP (Fundação de Amparo à Pesquisa do Estado de São Paulo) sob número de contrato 2020/04395-3 para desenvolver um novo material de

comportamento não linear para ser utilizado em LTNLs.

7 Publicação de Resultados

Os resultados obtidos na construção do sistema de amplificação utilizando o transistor MOSFET geraram publicações de artigos e exposições em importantes eventos nacionais e internacionais.

7.1 Apresentações e exposições

Os resultados intermediários deste trabalho foram apresentados em formato de pôster na 46^ª conferência internacional de ciência do Plasma PPPS (*Pulsed Power and Plasma Science Conference*), ocorrida em Orlando, Flórida. *A Conferência de Potência Pulsada e de Plasma da IEEE de 2019 é a principal conferência internacional dedicada à potência pulsada e à ciência de plasma, combinando a Conferência Internacional de Energia Pulsada do IEEE e a Conferência Internacional sobre Ciência de Plasma da IEEE(PULSED POWER AND PLASMA SCIENCE CONFERENCE (PPPS), 2019)*(TRADUZIDO).



Figura 41 – 46^ª Conferência internacional de ciência do plasma (PULSED POWER AND PLASMA SCIENCE CONFERENCE (PPPS), 2019).

Este projeto também foi apresentado no XXI Simpósio de Aplicações Operacionais em Áreas de Defesa (SIGE) para exposição na forma de poster. *O SIGE é um evento anual promovido pelo Instituto Tecnológico de Aeronáutica com o objetivo de criar um ambiente de troca de experiências entre os setores acadêmicos, industriais e operacionais das Forças Armadas, em temas de ensino, pesquisa e desenvolvimento em áreas de Defesa*(INSTITUTO TECNOLÓGICO DE AERONÁUTICA (ITA), 2019).



Figura 42 – XXI Simpósio de Aplicações Operacionais em Áreas de Defesa (SIGE)([INSTITUTO TECNOLÓGICO DE AERONÁUTICA \(ITA\), 2019](#)).

7.2 Publicações em Revista Científica

O trabalho apresentado na conferência PPS foi publicado na plataforma IEEE Xplore - Instituto de Engenheiros Eletrotécnicos e Eletrônicos DOI: <10.1109/PPPS34859.2019.9009881>. *O IEEE e seus membros inspiram uma comunidade global a inovar para um futuro melhor por meio de seus mais de 423.000 membros em mais de 160 países e suas publicações, conferências, padrões de tecnologia e atividades profissionais e educacionais altamente citadas. O IEEE é a “voz” confiável para informações de engenharia, computação e tecnologia em todo o mundo*([INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS \(IEEE\), 2020](#))(TRADUZIDO).

Mais recentemente, a obtenção de novos resultados permitiram mais uma publicação, desta vez no formato de artigo científico, também na plataforma digital IEEE Xplore DOI: <10.1109/TPS.2020.3000216>.



Figura 43 – Instituto de Engenheiros Eletrotécnicos e Eletrônicos([INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS \(IEEE\), 2020](#)).

Referências

BOYLESTAD, R. L. *Dispositivos Eletrônicos*. [S.l.]: Pearson Education do Brasil Ltda, 2013. Citado 2 vezes nas páginas 11 e 29.

DRAZIN, P. G.; JOHNSON, R. S. *Solitons: An Introduction*. 1st edition. ed. New York/NY, EUA: Press Syndicate of the University of Cambridge, 2002. Citado na página 25.

FUNDAÇÃO EDSON QUEIROZ - UNIVERSIDADE DE FORTALEZA. *Pesquisas apontam velocidade como principal causa de mortes no trânsito em todo o mundo*. 2018. Disponível em: <<https://www.unifor.br/web/osv/pesquisas-apontam-velocidade-como-principal-caoa-de-mortes-no-transito-em-todo-o-mundo>>. Acesso em: 02 de Março de 2021. Citado na página 19.

IN3OTD. *Mitsubishi RD06HHF1 LDMOS LTspice model*. 2014. Disponível em: <https://www.qsl.net/in3otd/electronics/LDMOS_models/RD06HHF1/RD06HHF1_LTspice.html>. Acesso em: 06 de Fevereiro de 2021. Citado na página 37.

INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS (IEEE). *About IEEE*. 2020. Disponível em: <<https://www.ieee.org/about/index.html>>. Acesso em: 12 jul. 2019. Citado 2 vezes nas páginas 13 e 64.

INSTITUTO TECNOLÓGICO DE AERONÁUTICA (ITA). *Simpósio de Aplicações Operacionais em Áreas de Defesa (SIGE)*. 2019. Disponível em: <<http://www.sige.ita.br/>>. Acesso em: 12 jul. 2019. Citado 3 vezes nas páginas 13, 63 e 64.

JUSTIFICANDO. *O uso dos celulares na prisão – Da Série “como fomentar aquilo que se quer coibir”*. 2017. Disponível em: <<http://www.justificando.com/2018/09/10/uso-dos-celulares-na-prisao-da-serie-como-fomentar-aquilo-que-se-quer-coibir/>>. Acesso em: 02 de Março de 2021. Citado na página 19.

KUEK, N. S. et al. Circuit modeling of nonlinear lumped element transmission lines including hybrid lines. *IEEE Transactions on Plasma Science*, p. 2523–2534, 2018. Citado na página 21.

LEARNING ABOUT ELETRONICS. *What is a Bypass Capacitor?* 2020. Disponível em: <<https://http://www.learningaboutelectronics.com/Articles/What-is-a-bypass-capacitor.html>>. Acesso em: 06 de Fevereiro de 2021. Citado na página 57.

LT WIKI. *Standart.bjt*. 2014. Disponível em: <<http://ltwiki.org/index.php?title=Standard.bjt>>. Acesso em: 06 de Fevereiro de 2021. Citado 2 vezes nas páginas 57 e 59.

MALVINO, A.; BATES, D. *Eletronic Principles*. [S.l.]: McGraw-Hill Education, 2016. Citado 5 vezes nas páginas 11, 22, 27, 28 e 30.

MARKUS, O. *Sistemas analógicos, circuitos com diodos e transistores*. Oitava edição. São Paulo, Brasil: Editora Érica Ltda, 2008. Citado na página 27.

- MITSUBISHI. *Mitsubishi Electric*. 2020. Disponível em: <<https://www.mitsubishielectric-mesh.com/products/pdf/rd06hvf1.pdf>>. Acesso em: 06 de Fevereiro de 2021. Citado 2 vezes nas páginas 11 e 38.
- PULSED POWER AND PLASMA SCIENCE CONFERENCE (PPPS). *About PPPS*. 2019. Disponível em: <<https://www.ppps2019.org>>. Acesso em: 12 jul. 2019. Citado 2 vezes nas páginas 12 e 63.
- RADARTUTORIAL.EU. *Princípio do Radar*. 2021. Disponível em: <<https://www.radartutorial.eu/01.basics/rb06.pt.html>>. Acesso em: 02 de Março de 2021. Citado na página 19.
- SEDRA, A. S.; SMITH, K. C. *Microeletrônica*. [S.l.]: Pearson, 2007. Citado 5 vezes nas páginas 11, 29, 30, 31 e 32.
- SILVA NETO, L. P. Linhas de transmissão não lineares para a geração de RF aplicáveis em sistemas de VHF. *Tese de Doutorado*, Sao Jose dos Campos, Brasil, INPE, p. 1–166, 2016. Citado 7 vezes nas páginas 11, 19, 20, 25, 26, 27 e 35.
- SILVA NETO, L. P. et al. Development of an RF circuit amplifier fed by a low power nonlinear transmission line. *2019 IEEE Pulsed Power Plasma Science (PPPS)*, Orlando, Flórida, Estados Unidos, 2019. Citado na página 20.
- SILVA NETO, L. P. et al. Increasing the voltage modulation depth of the RF produced by NLTL. *IEEE Transactions on Plasma Science*, p. 3367–3372, 2020. Citado na página 19.
- SILVA NETO, L. P.; ROSSI, J. O.; BARROSO, J. J. RF pulse formation in NLTLs using varactor diode. *SIGE: Simpósio de aplicações operacionais em áreas de defesa*, Sao Jose dos Campos, Brasil, ITA, p. 43–48, 2014. Citado 5 vezes nas páginas 11, 20, 21, 25 e 26.
- SILVA NETO, L. P.; ROSSI, J. O.; BARROSO, J. J. High power RF generation in nonlinear lumped transmission lines using commercial ceramic capacitor as nonlinear elements. *IEEE Pulsed Power Conference (PPC)*, Austin, Texas, USA, 2015. Citado 2 vezes nas páginas 20 e 25.
- SILVA NETO, L. P. et al. High power soliton generation using hybrid nonlinear transmission lines. *IEEE 21st International Conference on Pulsed Power (PPC)*, Brighton, UK, 2017. Citado 3 vezes nas páginas 11, 20 e 21.
- SILVA NETO, L. P. et al. High-power RF generation from nonlinear transmission lines with barium titanate ceramic capacitors. *IEEE Transactions on Plasma Science*, Sao Jose dos Campos, Brasil, INPE, p. 3424 – 3431, 2018. Citado na página 19.
- SMITH, P. W. *Transient Electronics*. 1st edition. ed. West Sussex, England: John Wiley e Sons, LTDA, 2007. Citado na página 25.
- UNIVERSIDADE DE SÃO PAULO. *Redes de Casamento de Impedâncias*. 2020. Disponível em: <<https://edisciplinas.usp.br/mod/resource/view.php?id=3150787>>. Acesso em: 02 de Março de 2021. Citado na página 21.
- YAMASAKI, F. S.; ROSSI, J. O.; BARROSO, J. J. RF generation using nonlinear transmission lines for aerospace applications. *SBMO/IEEE MTT-S International Microwave e Optoelectronics Conference (IMOC)*, Rio de Janeiro, Brazil, 2013. Citado na página 20.

ANEXO A – *Datasheet* do transistor RD06HVF1

< Silicon RF Power MOS FET (Discrete) >

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

DESCRIPTION

RD06HVF1 is a MOS FET type transistor specifically designed for VHF RF power amplifiers applications.

FEATURES

High power gain:

$P_{out} > 6W$, $G_p > 13dB$ @ $V_{dd} = 12.5V$, $f = 175MHz$

APPLICATION

For output stage of high power amplifiers in VHF band mobile radio sets.

RoHS COMPLIANT

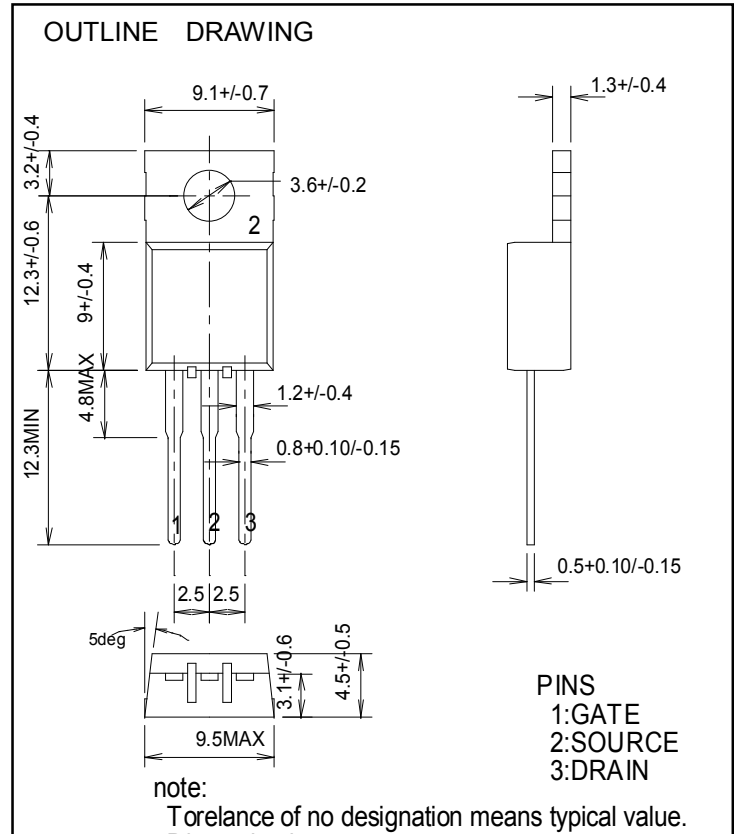
RD06HVF1-101 is a RoHS compliant products.

RoHS compliance is indicate by the letter "G" after the lot marking.

This product include the lead in high melting temperature type solders.

However, it is applicable to the following exceptions of RoHS Directions.

1. Lead in high melting temperature type solders (i.e. tin-lead solder alloys containing more than 85% lead.)



RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

ABSOLUTE MAXIMUM RATINGS

(Tc=25°C UNLESS OTHERWISE NOTED)

SYMBOL	PARAMETER	CONDITIONS	RATINGS	UNIT
V _{DSS}	Drain to source voltage	V _{GS} =0V	50	V
V _{GSS}	Gate to source voltage	V _{DS} =0V	+/- 20	V
P _{ch}	Channel dissipation	T _c =25°C	27.8	W
P _{in}	Input power	Z _g =Z _l =50Ω	0.6	W
I _D	Drain current	-	3	A
T _{ch}	Channel temperature	-	150	°C
T _{stg}	Storage temperature	-	-40 to +150	°C
R _{th j-c}	Thermal resistance	junction to case	4.5	°C/W

Note 1: Above parameters are guaranteed independently.

ELECTRICAL CHARACTERISTICS

(Tc=25°C, UNLESS OTHERWISE NOTED)

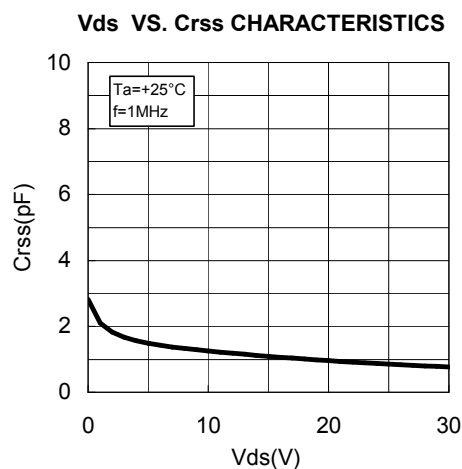
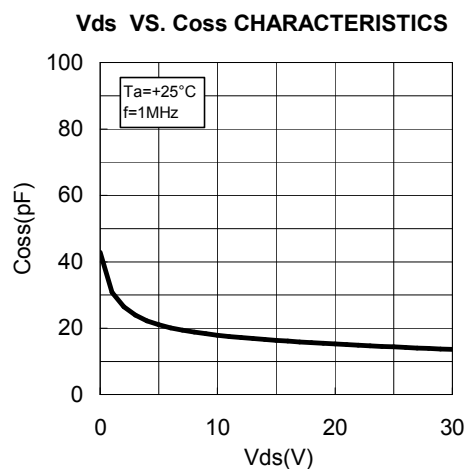
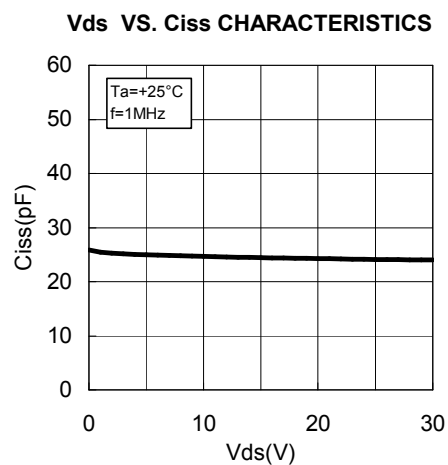
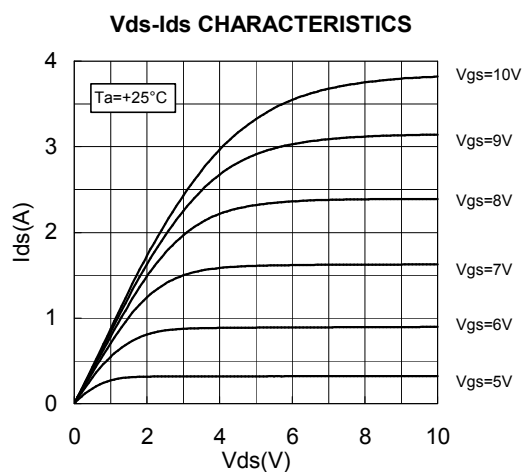
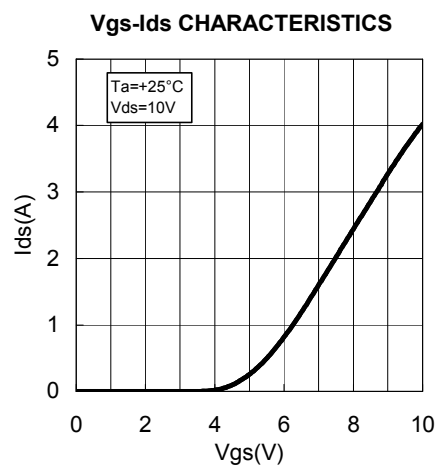
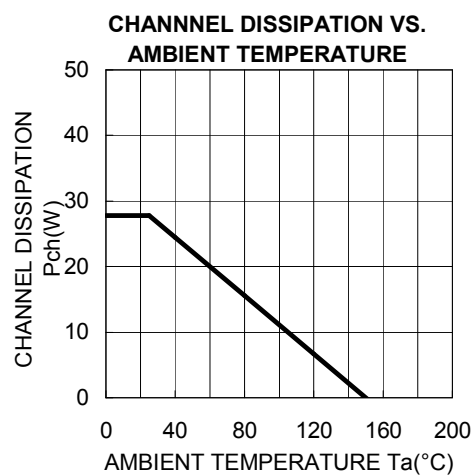
SYMBOL	PARAMETER	CONDITIONS	LIMITS			UNIT
			MIN	TYP	MAX.	
I _{DSS}	Zero gate voltage drain current	V _{DS} =17V, V _{GS} =0V	-	-	10	uA
I _{GSS}	Gate to source leak current	V _{GS} =10V, V _{DS} =0V	-	-	1	uA
V _{TH}	Gate threshold Voltage	V _{DS} =12V, I _{DS} =1mA	1.9	-	4.9	V
P _{out}	Output power	V _{DD} =12.5V, P _{in} =0.3W,	6	10	-	W
η _D	Drain efficiency	f=175MHz, I _{dq} =0.3A	60	65	-	%
	Load VSWR tolerance	V _{DD} =15.2V, P _o =6W(Pin Control) f=175MHz, I _{dq} =0.3A, Z _g =50Ω Load VSWR=20:1(All Phase)	No destroy			-

Note : Above parameters , ratings , limits and conditions are subject to change.

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

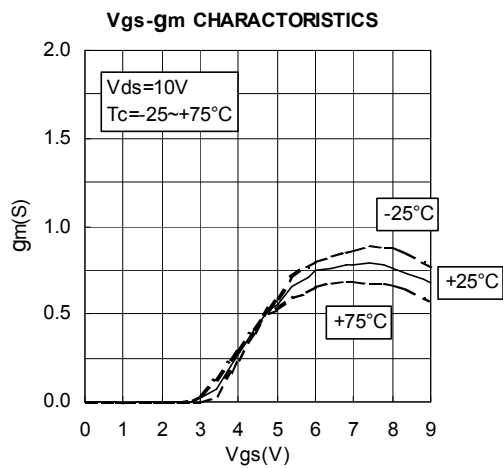
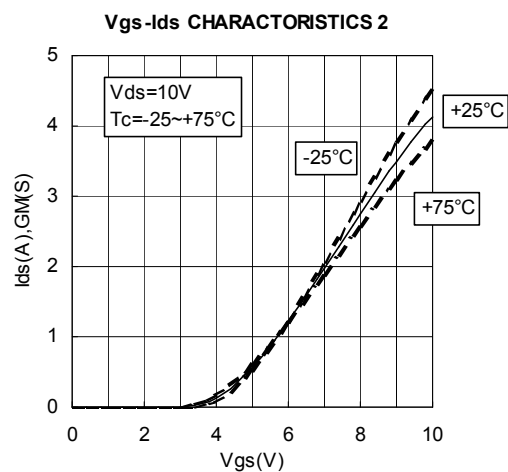
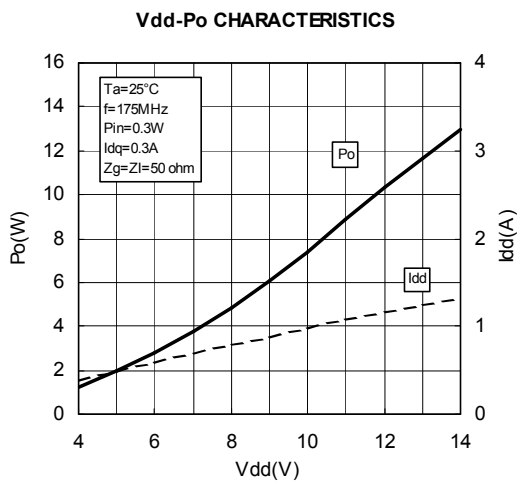
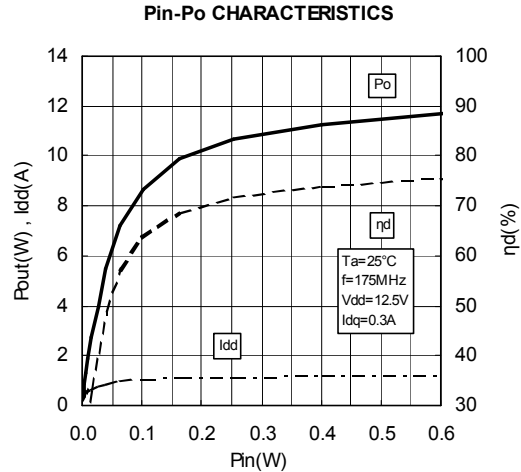
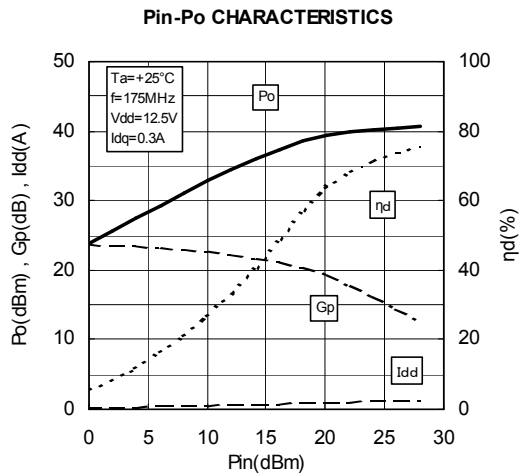
TYPICAL CHARACTERISTICS



RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

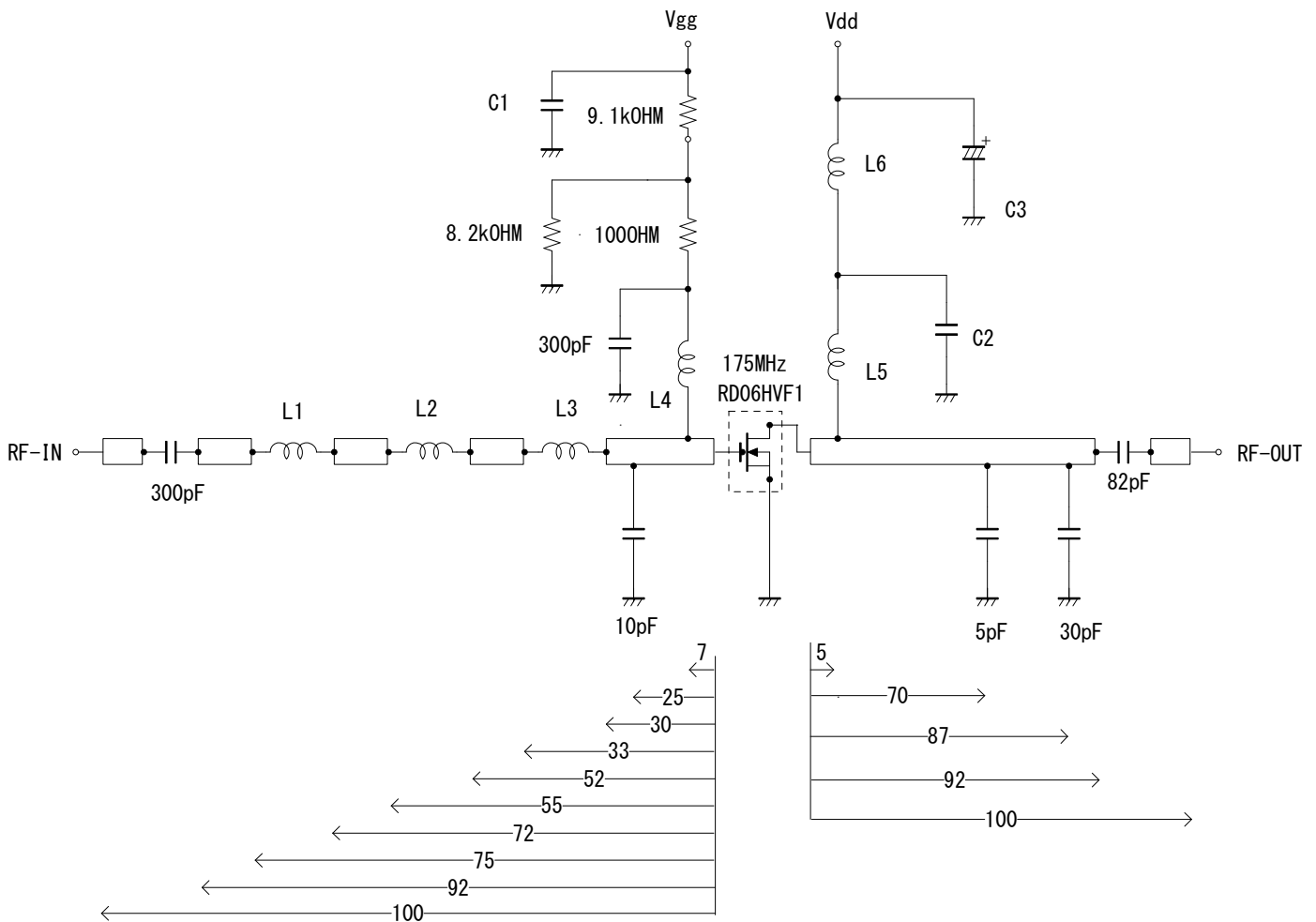
TYPICAL CHARACTERISTICS



RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

TEST CIRCUIT(f=175MHz)



C1:2200pF 10uF in parallel
 C2:2200pF*2 in parallel
 C3:2200pF, 330uF in parallel

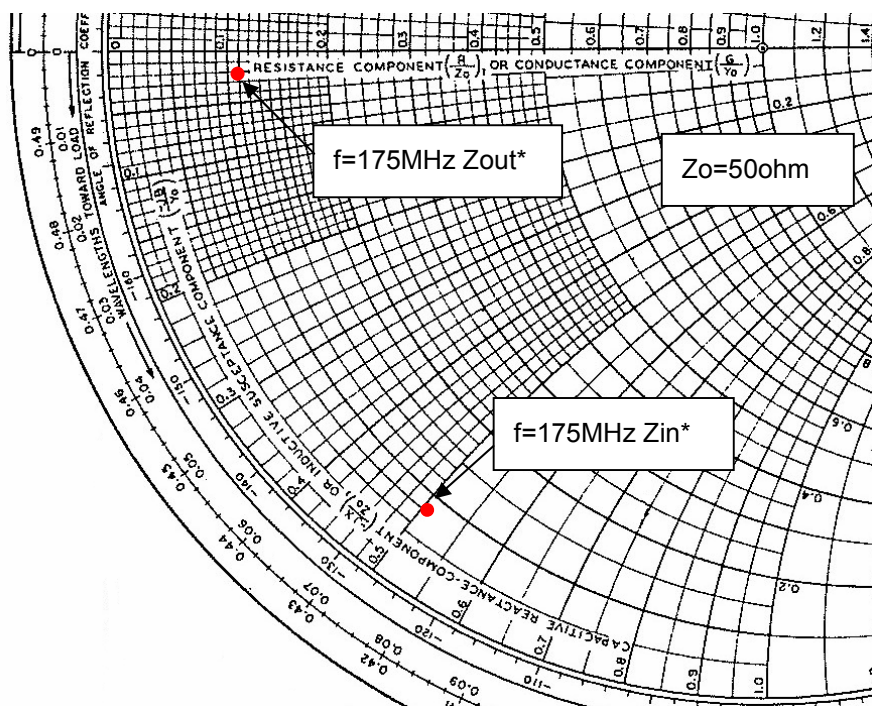
L1-L3:6Turns, I. D1.6mm, D0.4mm enameled copper wire
 L4:1Turns, I. D6mm, D1.6mm silver plateted copper wire
 L5:4Turns, I. D6mm, D1.6mm P=1 silver plateted copper wire
 L6:4Turns, I. D6mm, D1.6mm P=1 silver plateted copper wire

Note:Board material PTFE substrate
 micro strip line width=4.2mm/500HM, er:2.7, t=1.6mm
 Dimensions:mm

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

INPUT/OUTPUT IMPEDANCE VS.FREQUENCY CHARACTERISTICS



Zin , Zout

f	Zin	Zout	Conditions
(MHz)	(ohm)	(ohm)	
175	4.25-j25.6	5.64-j1.05	Po=10W, Vdd=12.5V,Pin=0.3W

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

RD06HVF1 S-PARAMETER DATA (@Vdd=12.5V, Id=500mA)

Freq. [MHz]	S11		S21		S12		S22	
	(mag)	(ang)	(mag)	(ang)	(mag)	(ang)	(mag)	(ang)
10	0.985	-18.8	34.407	165.9	0.008	76.2	0.826	-17.3
30	0.900	-50.4	30.427	143.3	0.021	59.4	0.767	-43.6
50	0.799	-74.4	24.979	126.1	0.029	43.2	0.677	-65.0
100	0.667	-109.6	15.565	100.7	0.032	27.3	0.547	-96.8
150	0.636	-129.0	10.953	85.1	0.032	23.1	0.523	-113.4
200	0.630	-140.1	8.194	73.7	0.029	25.3	0.528	-124.7
250	0.645	-148.2	6.528	63.9	0.027	34.5	0.561	-132.7
300	0.663	-155.0	5.315	55.2	0.027	49.1	0.588	-139.6
350	0.685	-160.7	4.437	47.4	0.031	61.8	0.622	-145.9
400	0.708	-165.9	3.771	39.9	0.039	71.0	0.657	-151.7
450	0.729	-170.8	3.233	33.2	0.048	75.8	0.686	-157.0
500	0.752	-175.4	2.826	26.8	0.059	77.9	0.715	-162.3
550	0.771	-179.9	2.475	20.7	0.070	76.9	0.743	-167.6
600	0.789	-175.4	2.186	15.2	0.083	76.1	0.763	-172.3
650	0.804	-171.2	1.943	9.7	0.095	73.7	0.789	-177.3
700	0.819	-166.9	1.738	4.6	0.108	71.0	0.804	-178.1
750	0.834	-162.6	1.560	0.0	0.120	68.1	0.820	-173.5
800	0.842	-158.5	1.410	-4.5	0.133	65.0	0.837	-169.0
850	0.851	-154.3	1.275	-8.7	0.145	61.6	0.847	-164.8
900	0.859	-150.3	1.160	-12.6	0.157	58.2	0.858	-160.2
950	0.866	-146.2	1.058	-16.9	0.167	54.5	0.869	-155.7
1000	0.870	-142.3	0.963	-20.0	0.179	51.0	0.876	-151.8

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

ATTENTION:

- 1.High Temperature ; This product might have a heat generation while operation,Please take notice that have a possibility to receive a burn to touch the operating product directly or touch the product until cold after switch off. At the near the product,do not place the combustible material that have possibilities to arise the fire.
- 2.Generation of High Frequency Power ; This product generate a high frequency power. Please take notice that do not leakage the unnecessary electric wave and use this products without cause damage for human and property per normal operation.
- 3.Before use; Before use the product,Please design the equipment in consideration of the risk for human and electric wave obstacle for equipment.

PRECAUTIONS FOR THE USE OF MITSUBISHI SILICON RF POWER DEVICES:

1. The specifications of mention are not guarantee values in this data sheet. Please confirm additional details regarding operation of these products from the formal specification sheet. For copies of the formal specification sheets, please contact one of our sales offices.
- 2.RA series products (RF power amplifier modules) and RD series products (RF power transistors) are designed for consumer mobile communication terminals and were not specifically designed for use in other applications. In particular, while these products are highly reliable for their designed purpose, they are not manufactured under a quality assurance testing protocol that is sufficient to guarantee the level of reliability typically deemed necessary for critical communications elements and In the application, which is base station applications and fixed station applications that operate with long term continuous transmission and a higher on-off frequency during transmitting, please consider the derating, the redundancy system, appropriate setting of the maintain period and others as needed. For the reliability report which is described about predicted operating life time of Mitsubishi Silicon RF Products , please contact Mitsubishi Electric Corporation or an authorized Mitsubishi Semiconductor product distributor.
3. RD series products use MOSFET semiconductor technology. They are sensitive to ESD voltage therefore appropriate ESD precautions are required.
4. In the case of use in below than recommended frequency, there is possibility to occur that the device is deteriorated or destroyed due to the RF-swing exceed the breakdown voltage.
5. In order to maximize reliability of the equipment, it is better to keep the devices temperature low. It is recommended to utilize a sufficient sized heat-sink in conjunction with other cooling methods as needed (fan, etc.) to keep the channel temperature for RD series products lower than 120deg/C(in case of Tchmax=150deg/C) ,140deg/C(in case of Tchmax=175deg/C) under standard conditions.
6. Do not use the device at the exceeded the maximum rating condition. In case of plastic molded devices, the exceeded maximum rating condition may cause blowout, smoldering or catch fire of the molding resin due to extreme short current flow between the drain and the source of the device. These results causes in fire or injury.
7. For specific precautions regarding assembly of these products into the equipment, please refer to the supplementary items in the specification sheet.
8. Warranty for the product is void if the products protective cap (lid) is removed or if the product is modified in any way from it's original form.
9. For additional "Safety first" in your circuit design and notes regarding the materials, please refer the last page of this data sheet.
10. Please refer to the additional precautions in the formal specification sheet.

RD06HVF1

RoHS Compliance, Silicon MOSFET Power Transistor 175MHz,6W

Keep safety first in your circuit designs!

Mitsubishi Electric Corporation puts the maximum effort into making semiconductor products better and more reliable, but there is always the possibility that trouble may occur with them. Trouble with semiconductors may lead to personal injury, fire or property damage. Remember to give due consideration to safety when making your circuit designs, with appropriate measures such as (i) placement of substitutive, auxiliary circuits, (ii) use of non-flammable material or (iii) prevention against any malfunction or mishap.

Notes regarding these materials

- These materials are intended as a reference to assist our customers in the selection of the Mitsubishi semiconductor product best suited to the customer's application; they do not convey any license under any intellectual property rights, or any other rights, belonging to Mitsubishi Electric Corporation or a third party.
- Mitsubishi Electric Corporation assumes no responsibility for any damage, or infringement of any third-party's rights, originating in the use of any product data, diagrams, charts, programs, algorithms, or circuit application examples contained in these materials.
- All information contained in these materials, including product data, diagrams, charts, programs and algorithms represents information on products at the time of publication of these materials, and are subject to change by Mitsubishi Electric Corporation without notice due to product improvements or other reasons. It is therefore recommended that customers contact Mitsubishi Electric Corporation or an authorized Mitsubishi Semiconductor product distributor for the latest product information before purchasing a product listed herein.
The information described here may contain technical inaccuracies or typographical errors. Mitsubishi Electric Corporation assumes no responsibility for any damage, liability, or other loss rising from these inaccuracies or errors.
Please also pay attention to information published by Mitsubishi Electric Corporation by various means, including the Mitsubishi Semiconductor home page (<http://www.MitsubishiElectric.com/>).
- When using any or all of the information contained in these materials, including product data, diagrams, charts, programs, and algorithms, please be sure to evaluate all information as a total system before making a final decision on the applicability of the information and products. Mitsubishi Electric Corporation assumes no responsibility for any damage, liability or other loss resulting from the information contained herein.
- Mitsubishi Electric Corporation semiconductors are not designed or manufactured for use in a device or system that is used under circumstances in which human life is potentially at stake. Please contact Mitsubishi Electric Corporation or an authorized Mitsubishi Semiconductor product distributor when considering the use of a product contained herein for any specific purposes, such as apparatus or systems for transportation, vehicular, medical, aerospace, nuclear, or undersea repeater use.
- The prior written approval of Mitsubishi Electric Corporation is necessary to reprint or reproduce in whole or in part these materials.
- If these products or technologies are subject to the Japanese export control restrictions, they must be exported under a license from the Japanese government and cannot be imported into a country other than the approved destination.
Any diversion or re-export contrary to the export control laws and regulations of Japan and/or the country of destination is prohibited.
- Please contact Mitsubishi Electric Corporation or an authorized Mitsubishi Semiconductor product distributor for further details on these materials or the products contained therein.

ANEXO B – *Datasheet* do transistor BC337-25

BC337, BC337-25, BC337-40

Amplifier Transistors

NPN Silicon

Features

- These are Pb-Free Devices

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector – Emitter Voltage	V_{CEO}	45	Vdc
Collector – Base Voltage	V_{CBO}	50	Vdc
Emitter – Base Voltage	V_{EBO}	5.0	Vdc
Collector Current – Continuous	I_C	800	mA dc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12	W mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	200	$^\circ\text{C/W}$
Thermal Resistance, Junction-to-Case	$R_{\theta JC}$	83.3	$^\circ\text{C/W}$

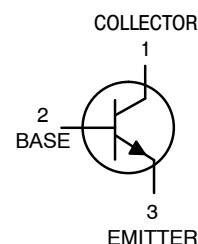
Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

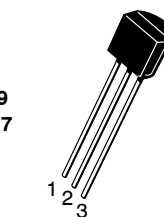


ON Semiconductor®

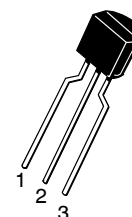
<http://onsemi.com>



TO-92
CASE 29
STYLE 17

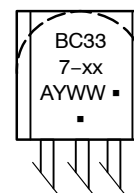


STRAIGHT LEAD
BULK PACK



BENT LEAD
TAPE & REEL
AMMO PACK

MARKING DIAGRAM



BC337-xx = Device Code
(Refer to page 4)

A = Assembly Location

Y = Year

WW = Work Week

▪ = Pb-Free Package

(Note: Microdot may be in either location)

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 4 of this data sheet.

BC337, BC337-25, BC337-40

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage ($I_C = 10\text{ mA}$, $I_B = 0$)	$V_{(BR)CEO}$	45	–	–	Vdc
Collector-Emitter Breakdown Voltage ($I_C = 100\text{ }\mu\text{A}$, $I_E = 0$)	$V_{(BR)CES}$	50	–	–	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10\text{ }\mu\text{A}$, $I_C = 0$)	$V_{(BR)EBO}$	5.0	–	–	Vdc
Collector Cutoff Current ($V_{CB} = 30\text{ V}$, $I_E = 0$)	I_{CBO}	–	–	100	nAdc
Collector Cutoff Current ($V_{CE} = 45\text{ V}$, $V_{BE} = 0$)	I_{CES}	–	–	100	nAdc
Emitter Cutoff Current ($V_{EB} = 4.0\text{ V}$, $I_C = 0$)	I_{EBO}	–	–	100	nAdc

ON CHARACTERISTICS

DC Current Gain ($I_C = 100\text{ mA}$, $V_{CE} = 1.0\text{ V}$) ($I_C = 300\text{ mA}$, $V_{CE} = 1.0\text{ V}$)	BC337 BC337-25 BC337-40	h_{FE}	100	–	630	–
			160	–	400	
			250	–	630	
			60	–	–	
Base-Emitter On Voltage ($I_C = 300\text{ mA}$, $V_{CE} = 1.0\text{ V}$)		$V_{BE(on)}$	–	–	1.2	Vdc
Collector-Emitter Saturation Voltage ($I_C = 500\text{ mA}$, $I_B = 50\text{ mA}$)		$V_{CE(sat)}$	–	–	0.7	Vdc

SMALL-SIGNAL CHARACTERISTICS

Output Capacitance ($V_{CB} = 10\text{ V}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{ob}	–	15	–	pF
Current-Gain – Bandwidth Product ($I_C = 10\text{ mA}$, $V_{CE} = 5.0\text{ V}$, $f = 100\text{ MHz}$)	f_T	–	210	–	MHz

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

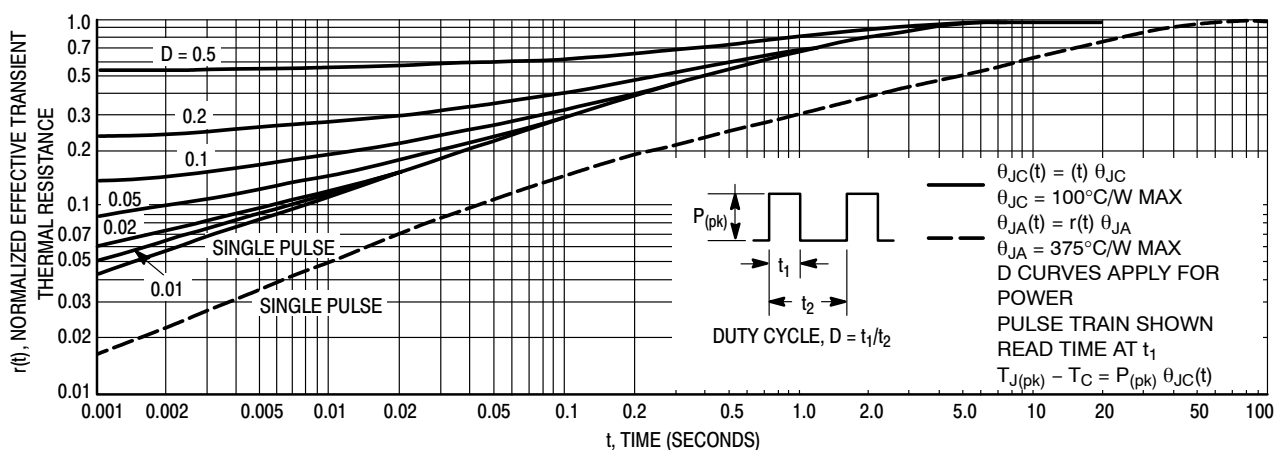


Figure 1. Thermal Response

BC337, BC337-25, BC337-40

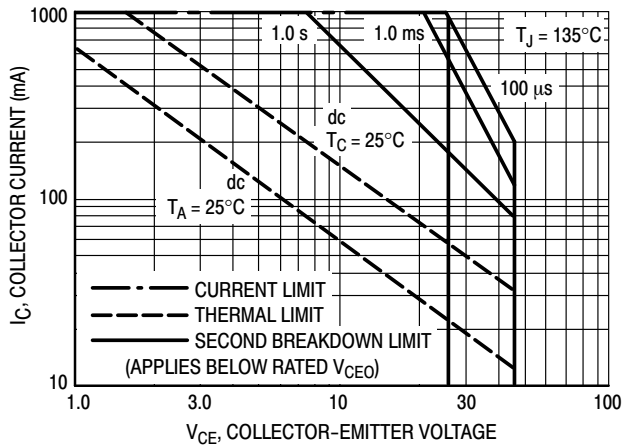


Figure 2. Active Region - Safe Operating Area

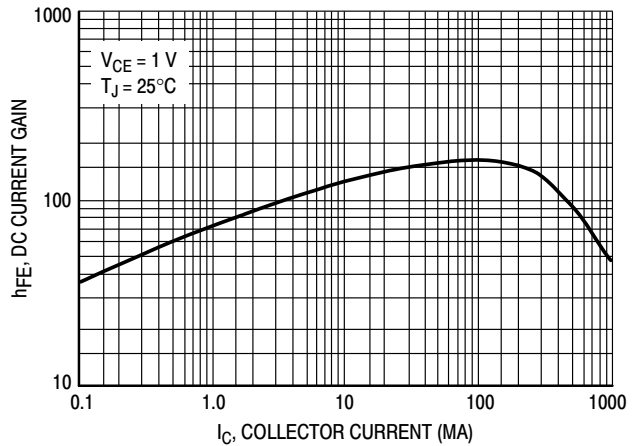


Figure 3. DC Current Gain

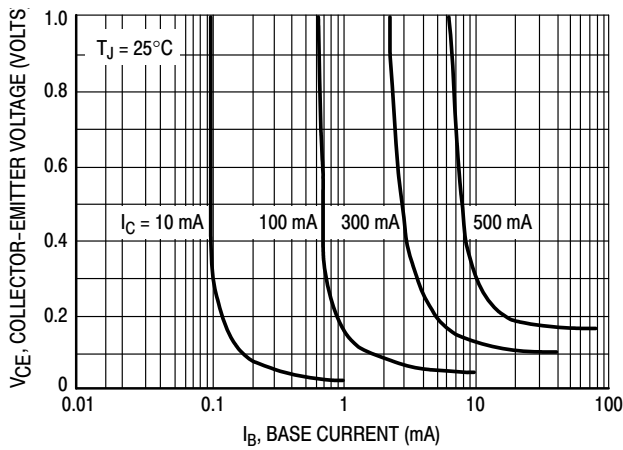


Figure 4. Saturation Region

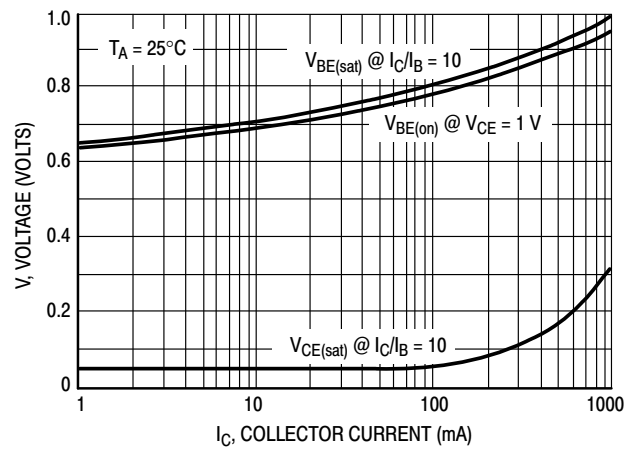


Figure 5. "On" Voltages

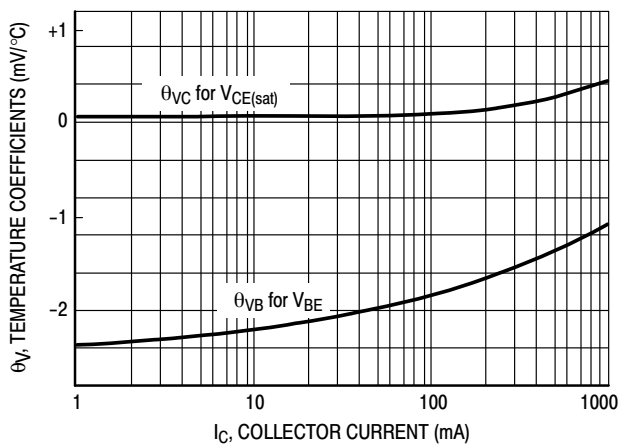


Figure 6. Temperature Coefficients

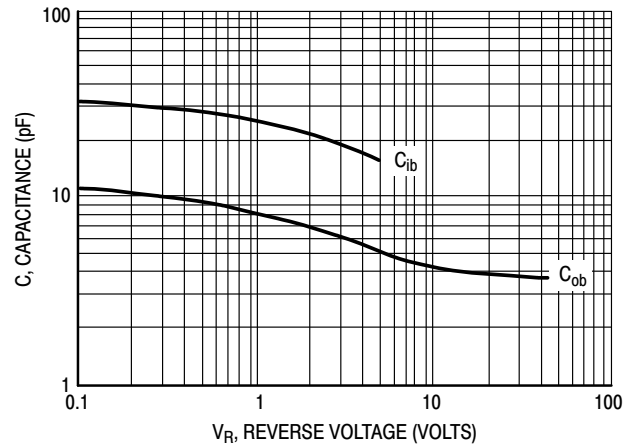


Figure 7. Capacitances

BC337, BC337–25, BC337–40

ORDERING INFORMATION

Device	Marking	Package	Shipping [†]
BC337G	7	TO-92 (Pb-Free)	5000 Units / Bulk
BC337RL1G	7		2000 / Tape & Reel
BC337–025G	7–25		5000 Units / Bulk
BC337–25RL1G	7–25		2000 / Tape & Reel
BC337–25RLRAG	7–25		2000 / Tape & Reel
BC337–25ZL1G	7–25		2000 / Ammo Box
BC337–040G	7–40		5000 Units / Bulk
BC337–40RL1G	7–40		2000 / Tape & Reel
BC337–40ZL1G	7–40		2000 / Ammo Box

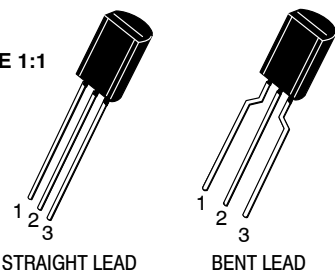
[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

MECHANICAL CASE OUTLINE PACKAGE DIMENSIONS

ON Semiconductor®



SCALE 1:1

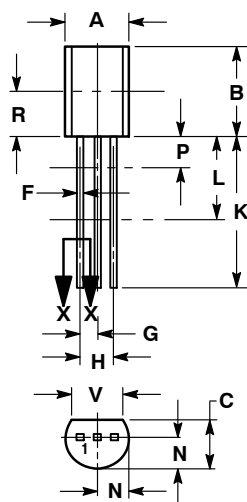


STRAIGHT LEAD

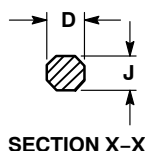
BENT LEAD

TO-92 (TO-226) 1 WATT
CASE 29-10
ISSUE A

DATE 08 MAY 2012



STRAIGHT LEAD

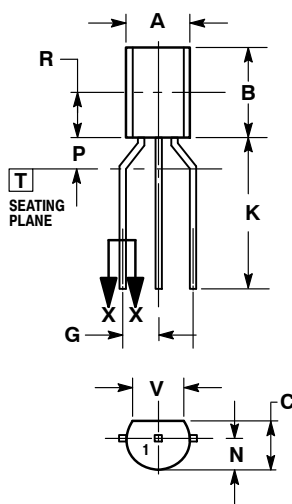


SECTION X-X

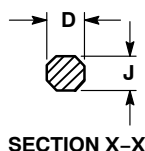
NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1994.
2. CONTROLLING DIMENSION: INCHES.
3. CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED.
4. DIMENSION F APPLIES BETWEEN DIMENSIONS P AND L. DIMENSIONS D AND J APPLY BETWEEN DIMENSIONS L AND K MINIMUM. THE LEAD DIMENSIONS ARE UNCONTROLLED IN DIMENSION P AND BEYOND DIMENSION K MINIMUM.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.205	4.44	5.21
B	0.290	0.310	7.37	7.87
C	0.125	0.165	3.18	4.19
D	0.018	0.021	0.46	0.53
F	0.016	0.019	0.41	0.48
G	0.045	0.055	1.15	1.39
H	0.095	0.105	2.42	2.66
J	0.018	0.024	0.46	0.61
K	0.500	---	12.70	---
L	0.250	---	6.35	---
N	0.080	0.105	2.04	2.66
P	---	0.100	---	2.54
R	0.135	---	3.43	---
V	0.135	---	3.43	---



BENT LEAD



SECTION X-X

NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSION: INCHES.
3. CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED.
4. DIMENSION F APPLIES BETWEEN DIMENSIONS P AND L. DIMENSIONS D AND J APPLY BETWEEN DIMENSIONS L AND K MINIMUM. THE LEAD DIMENSIONS ARE UNCONTROLLED IN DIMENSION P AND BEYOND DIMENSION K MINIMUM.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.205	4.44	5.21
B	0.290	0.310	7.37	7.87
C	0.125	0.165	3.18	4.19
D	0.018	0.021	0.46	0.53
G	0.094	0.102	2.40	2.80
J	0.018	0.024	0.46	0.61
K	0.500	---	12.70	---
N	0.080	0.105	2.04	2.66
P	---	0.100	---	2.54
R	0.135	---	3.43	---
V	0.135	---	3.43	---

STYLES ON PAGE 2

DOCUMENT NUMBER:	98AON52857E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	TO-92 (TO-226) 1 WATT	PAGE 1 OF 2


ON Semiconductor and are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.


TO-92 (TO-226) 1 WATT
CASE 29-10
ISSUE A

DATE 08 MAY 2012

STYLE 1: PIN 1. EMITTER 2. BASE 3. COLLECTOR	STYLE 2: PIN 1. BASE 2. EMITTER 3. COLLECTOR	STYLE 3: PIN 1. ANODE 2. ANODE 3. CATHODE	STYLE 4: PIN 1. CATHODE 2. CATHODE 3. ANODE	STYLE 5: PIN 1. DRAIN 2. SOURCE 3. GATE
STYLE 6: PIN 1. GATE 2. SOURCE & SUBSTRATE 3. DRAIN	STYLE 7: PIN 1. SOURCE 2. DRAIN 3. GATE	STYLE 8: PIN 1. DRAIN 2. GATE 3. SOURCE & SUBSTRATE	STYLE 9: PIN 1. BASE 1 2. EMITTER 3. BASE 2	STYLE 10: PIN 1. CATHODE 2. GATE 3. ANODE
STYLE 11: PIN 1. ANODE 2. CATHODE & ANODE 3. CATHODE	STYLE 12: PIN 1. MAIN TERMINAL 1 2. GATE 3. MAIN TERMINAL 2	STYLE 13: PIN 1. ANODE 1 2. GATE 3. CATHODE 2	STYLE 14: PIN 1. EMITTER 2. COLLECTOR 3. BASE	STYLE 15: PIN 1. ANODE 1 2. CATHODE 3. ANODE 2
STYLE 16: PIN 1. ANODE 2. GATE 3. CATHODE	STYLE 17: PIN 1. COLLECTOR 2. BASE 3. EMITTER	STYLE 18: PIN 1. ANODE 2. CATHODE 3. NOT CONNECTED	STYLE 19: PIN 1. GATE 2. ANODE 3. CATHODE	STYLE 20: PIN 1. NOT CONNECTED 2. CATHODE 3. ANODE
STYLE 21: PIN 1. COLLECTOR 2. EMITTER 3. BASE	STYLE 22: PIN 1. SOURCE 2. GATE 3. DRAIN	STYLE 23: PIN 1. GATE 2. SOURCE 3. DRAIN	STYLE 24: PIN 1. EMITTER 2. COLLECTOR/ANODE 3. CATHODE	STYLE 25: PIN 1. MT 1 2. GATE 3. MT 2
STYLE 26: PIN 1. V _{CC} 2. GROUND 2 3. OUTPUT	STYLE 27: PIN 1. MT 2. SUBSTRATE 3. MT	STYLE 28: PIN 1. CATHODE 2. ANODE 3. GATE	STYLE 29: PIN 1. NOT CONNECTED 2. ANODE 3. CATHODE	STYLE 30: PIN 1. DRAIN 2. GATE 3. SOURCE
STYLE 31: PIN 1. GATE 2. DRAIN 3. SOURCE	STYLE 32: PIN 1. BASE 2. COLLECTOR 3. EMITTER	STYLE 33: PIN 1. RETURN 2. INPUT 3. OUTPUT	STYLE 34: PIN 1. INPUT 2. GROUND 3. LOGIC	STYLE 35: PIN 1. GATE 2. COLLECTOR 3. EMITTER

DOCUMENT NUMBER:	98AON52857E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	TO-92 (TO-226) 1 WATT	PAGE 2 OF 2

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Email Requests to: orderlit@onsemi.com

ON Semiconductor Website: www.onsemi.com

TECHNICAL SUPPORT

North American Technical Support:

Voice Mail: 1 800-282-9855 Toll Free USA/Canada

Phone: 011 421 33 790 2910

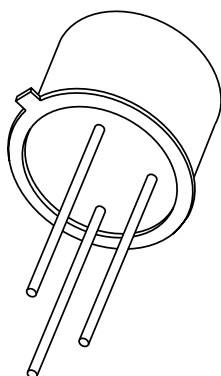
Europe, Middle East and Africa Technical Support:

Phone: 00421 33 790 2910

For additional information, please contact your local Sales Representative

ANEXO C – *Datasheet* do transistor BSX20

DATA SHEET



BSX20 NPN switching transistor

Product specification
Supersedes data of September 1994
File under Discrete Semiconductors, SC04

1997 May 14

NPN switching transistor

BSX20

FEATURES

- Low current (max. 200 mA)
- Low voltage (max. 15 V).

APPLICATIONS

- High-speed saturated switching (and HF amplifier applications).

DESCRIPTION

NPN switching transistor in a TO-18 metal package.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to case

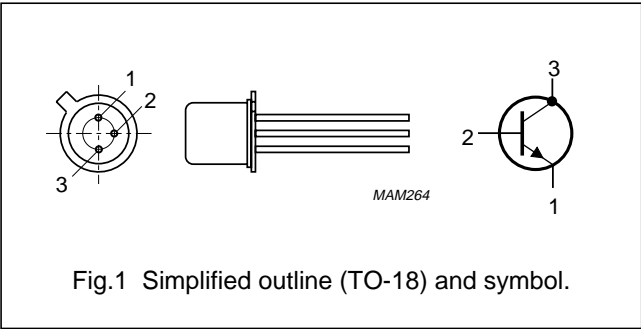


Fig.1 Simplified outline (TO-18) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CBO}	collector-base voltage	open emitter	—	40	V
V_{CEO}	collector-emitter voltage	open base	—	15	V
I_C	collector current (DC)		—	200	mA
P_{tot}	total power dissipation	$T_{amb} \leq 25\text{ }^{\circ}\text{C}$	—	360	mW
h_{FE}	DC current gain	$I_C = 10\text{ mA}; V_{CE} = 1\text{ V}$	40	120	
		$I_C = 100\text{ mA}; V_{CE} = 2\text{ V}$	20	—	
f_T	transition frequency	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}; f = 100\text{ MHz}$	500	—	MHz
t_{off}	turn-off time	$I_{Con} = 10\text{ mA}; I_{Bon} = 3\text{ mA}; I_{Boff} = -1.5\text{ mA}$	—	30	ns

NPN switching transistor

BSX20

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CBO}	collector-base voltage	open emitter	–	40	V
V_{CEO}	collector-emitter voltage	open base	–	15	V
V_{EBO}	emitter-base voltage	open collector	–	4.5	V
I_C	collector current (DC)		–	200	mA
I_{CM}	peak collector current	$t \leq 10 \mu s$	–	300	mA
I_{BM}	peak base current		–	100	mA
P_{tot}	total power dissipation		–	360	mW
T_{stg}	storage temperature		–65	+150	°C
T_j	junction temperature		–	200	°C
T_{amb}	operating ambient temperature		–65	+150	°C

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j-a}$	thermal resistance from junction to ambient	in free air	480	K/W
$R_{th\ j-c}$	thermal resistance from junction to case		150	K/W

CHARACTERISTICS

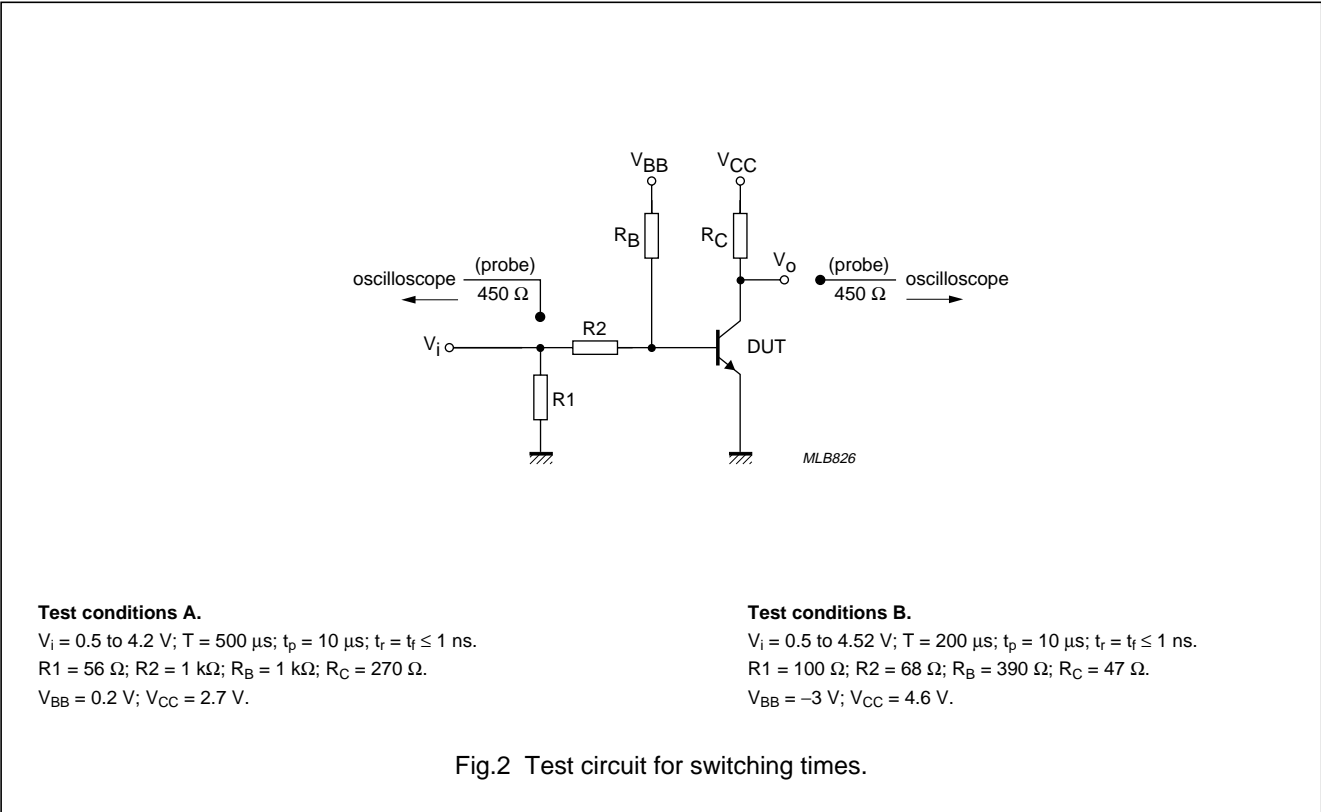
$T_j = 25\text{ °C}$ unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{CBO}	collector cut-off current	$I_E = 0; V_{CB} = 20\text{ V}$	–	–	400	nA
		$I_E = 0; V_{CB} = 20\text{ V}; T_j = 150\text{ °C}$	–	–	30	μA
I_{EBO}	emitter cut-off current	$I_C = 0; V_{EB} = 4\text{ V}$	–	–	100	nA
h_{FE}	DC current gain	$I_C = 10\text{ mA}; V_{CE} = 1\text{ V}$	40	–	120	
		$I_C = 10\text{ mA}; V_{CE} = 1\text{ V}; T_j = -55\text{ °C}$	20	–	–	
		$I_C = 100\text{ mA}; V_{CE} = 2\text{ V}$	20	–	–	
V_{CEsat}	collector-emitter saturation voltage	$I_C = 10\text{ mA}; I_B = 0.3\text{ mA}$	–	–	300	mV
		$I_C = 10\text{ mA}; I_B = 1\text{ mA}$	–	–	250	mV
		$I_C = 100\text{ mA}; I_B = 10\text{ mA}$	–	–	600	mV
V_{BEsat}	base-emitter saturation voltage	$I_C = 10\text{ mA}; I_B = 1\text{ mA}$	700	–	850	mV
		$I_C = 100\text{ mA}; I_B = 10\text{ mA}$	–	–	1.5	V
C_c	collector capacitance	$I_E = i_e = 0; V_{CB} = 5\text{ V}; f = 1\text{ MHz}$	–	–	4	pF
C_e	emitter capacitance	$I_C = i_c = 0; V_{EB} = 1\text{ V}; f = 1\text{ MHz}$	–	–	4.5	pF
f_T	transition frequency	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}; f = 100\text{ MHz}$	500	600	–	MHz

NPN switching transistor

BSX20

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Switching times (between 10% and 90% levels)						
t _{on}	turn-on time	I _{Con} = 10 mA; I _{Bon} = 3 mA; I _{Boff} = -1.5 mA; see Fig.2, test conditions A	–	–	10	ns
t _d	delay time		–	–	4	ns
t _r	rise time		–	–	6	ns
t _{off}	turn-off time		–	–	30	ns
t _s	storage time		–	–	15	ns
t _f	fall time		–	–	15	ns
t _{on}	turn-on time	I _{Con} = 100 mA; I _{Bon} = 40 mA; I _{Boff} = -20 mA; see Fig.2, test conditions B	–	–	13	ns
t _d	delay time		–	–	3	ns
t _r	rise time		–	–	10	ns
t _{off}	turn-off time		–	–	35	ns
t _s	storage time		–	–	25	ns
t _f	fall time		–	–	10	ns



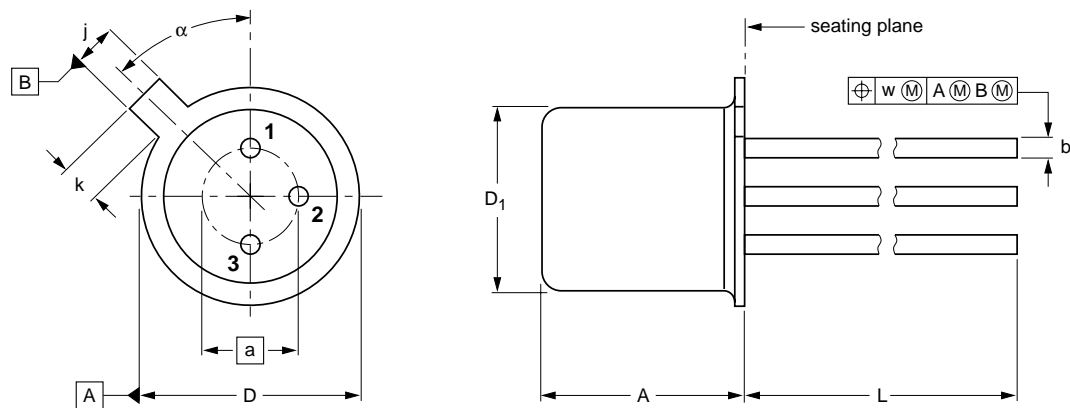
NPN switching transistor

BSX20

PACKAGE OUTLINE

Metal-can cylindrical single-ended package; 3 leads

SOT18/13



DIMENSIONS (millimetre dimensions are derived from the original inch dimensions)

UNIT	A	a	b	D	D ₁	j	k	L	w	α
mm	5.31 4.74	2.54	0.47 0.41	5.45 5.30	4.70 4.55	1.03 0.94	1.1 0.9	15.0 12.7	0.40	45°

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT18/13	B11/C7 type 3	TO-18				97-04-18

NPN switching transistor

BSX20

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

NPN switching transistor

BSX20

NOTES

Philips Semiconductors – a worldwide company

Argentina: see South America

Australia: 34 Waterloo Road, NORTH RYDE, NSW 2113,
Tel. +61 2 9805 4455, Fax. +61 2 9805 4466

Austria: Computerstr. 6, A-1101 WIEN, P.O. Box 213,
Tel. +43 1 60 101, Fax. +43 1 60 101 1210

Belarus: Hotel Minsk Business Center, Bld. 3, r. 1211, Volodarski Str. 6,
220050 MINSK, Tel. +375 172 200 733, Fax. +375 172 200 773

Belgium: see The Netherlands

Brazil: see South America

Bulgaria: Philips Bulgaria Ltd., Energoproject, 15th floor,
51 James Bourchier Blvd., 1407 SOFIA,
Tel. +359 2 689 211, Fax. +359 2 689 102

Canada: PHILIPS SEMICONDUCTORS/COMPONENTS,
Tel. +1 800 234 7381

China/Hong Kong: 501 Hong Kong Industrial Technology Centre,
72 Tat Chee Avenue, Kowloon Tong, HONG KONG,
Tel. +852 2319 7888, Fax. +852 2319 7700

Colombia: see South America

Czech Republic: see Austria

Denmark: Prags Boulevard 80, PB 1919, DK-2300 COPENHAGEN S,
Tel. +45 32 88 2636, Fax. +45 31 57 0044

Finland: Sinikalliontie 3, FIN-02630 ESPOO,
Tel. +358 9 615800, Fax. +358 9 61580920

France: 4 Rue du Port-aux-Vins, BP317, 92156 SURESNES Cedex,
Tel. +33 1 40 99 6161, Fax. +33 1 40 99 6427

Germany: Hammerbrookstraße 69, D-20097 HAMBURG,
Tel. +49 40 23 53 60, Fax. +49 40 23 536 300

Greece: No. 15, 25th March Street, GR 17778 TAVROS/ATHENS,
Tel. +30 1 4894 339/239, Fax. +30 1 4814 240

Hungary: see Austria

India: Philips INDIA Ltd, Shivsagar Estate, A Block, Dr. Annie Besant Rd.
Worli, MUMBAI 400 018, Tel. +91 22 4938 541, Fax. +91 22 4938 722

Indonesia: see Singapore

Ireland: Newstead, Clonskeagh, DUBLIN 14,
Tel. +353 1 7640 000, Fax. +353 1 7640 200

Israel: RAPAC Electronics, 7 Kehilat Saloniki St, PO Box 18053,
TEL AVIV 61180, Tel. +972 3 645 0444, Fax. +972 3 649 1007

Italy: PHILIPS SEMICONDUCTORS, Piazza IV Novembre 3,
20124 MILANO, Tel. +39 2 6752 2531, Fax. +39 2 6752 2557

Japan: Philips Bldg 13-37, Kohnan 2-chome, Minato-ku, TOKYO 108,
Tel. +81 3 3740 5130, Fax. +81 3 3740 5077

Korea: Philips House, 260-199 Itaewon-dong, Yongsan-ku, SEOUL,
Tel. +82 2 709 1412, Fax. +82 2 709 1415

Malaysia: No. 76 Jalan Universiti, 46200 PETALING JAYA, SELANGOR,
Tel. +60 3 750 5214, Fax. +60 3 757 4880

Mexico: 5900 Gateway East, Suite 200, EL PASO, TEXAS 79905,
Tel. +9-5 800 234 7381

Middle East: see Italy

Netherlands: Postbus 90050, 5600 PB EINDHOVEN, Bldg. VB,
Tel. +31 40 27 82785, Fax. +31 40 27 88399

New Zealand: 2 Wagener Place, C.P.O. Box 1041, AUCKLAND,
Tel. +64 9 849 4160, Fax. +64 9 849 7811

Norway: Box 1, Manglerud 0612, OSLO,
Tel. +47 22 74 8000, Fax. +47 22 74 8341

Philippines: Philips Semiconductors Philippines Inc.,
106 Valero St. Salcedo Village, P.O. Box 2108 MCC, MAKATI,
Metro MANILA, Tel. +63 2 816 6380, Fax. +63 2 817 3474

Poland: Ul. Lukiska 10, PL 04-123 WARSZAWA,
Tel. +48 22 612 2831, Fax. +48 22 612 2327

Portugal: see Spain

Romania: see Italy

Russia: Philips Russia, Ul. Usatcheva 35A, 119048 MOSCOW,
Tel. +7 095 755 6918, Fax. +7 095 755 6919

Singapore: Lorong 1, Toa Payoh, SINGAPORE 1231,
Tel. +65 350 2538, Fax. +65 251 6500

Slovakia: see Austria

Slovenia: see Italy

South Africa: S.A. PHILIPS Pty Ltd., 195-215 Main Road Martindale,
2092 JOHANNESBURG, P.O. Box 7430 Johannesburg 2000,
Tel. +27 11 470 5911, Fax. +27 11 470 5494

South America: Rua do Rocio 220, 5th floor, Suite 51,
04552-903 São Paulo, SÃO PAULO - SP, Brazil,
Tel. +55 11 821 2333, Fax. +55 11 829 1849

Spain: Balmes 22, 08007 BARCELONA,
Tel. +34 3 301 6312, Fax. +34 3 301 4107

Sweden: Kottbygatan 7, Akalla, S-16485 STOCKHOLM,
Tel. +46 8 632 2000, Fax. +46 8 632 2745

Switzerland: Allmendstrasse 140, CH-8027 ZÜRICH,
Tel. +41 1 488 2686, Fax. +41 1 481 7730

Taiwan: Philips Semiconductors, 6F, No. 96, Chien Kuo N. Rd., Sec. 1,
TAIPEI, Taiwan Tel. +886 2 2134 2865, Fax. +886 2 2134 2874

Thailand: PHILIPS ELECTRONICS (THAILAND) Ltd.,
209/2 Sanpavuth-Bangna Road Prakanong, BANGKOK 10260,
Tel. +66 2 745 4090, Fax. +66 2 398 0793

Turkey: Talatpasa Cad. No. 5, 80640 GÜLTEPE/ISTANBUL,
Tel. +90 212 279 2770, Fax. +90 212 282 6707

Ukraine: PHILIPS UKRAINE, 4 Patrice Lumumba str., Building B, Floor 7,
252042 KIEV, Tel. +380 44 264 2776, Fax. +380 44 268 0461

United Kingdom: Philips Semiconductors Ltd., 276 Bath Road, Hayes,
MIDDLESEX UB3 5BX, Tel. +44 181 730 5000, Fax. +44 181 754 8421

United States: 811 East Arques Avenue, SUNNYVALE, CA 94088-3409,
Tel. +1 800 234 7381

Uruguay: see South America

Vietnam: see Singapore

Yugoslavia: PHILIPS, Trg N. Pasica 5/v, 11000 BEOGRAD,
Tel. +381 11 625 344, Fax. +381 11 635 777

For all other countries apply to: Philips Semiconductors, Marketing & Sales Communications,
Building BE-p, P.O. Box 218, 5600 MD EINDHOVEN, The Netherlands, Fax. +31 40 27 24825

Internet: <http://www.semiconductors.philips.com>

© Philips Electronics N.V. 1997

SCA54

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.

The information presented in this document does not form part of any quotation or contract, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent- or other industrial or intellectual property rights.

Printed in The Netherlands

117047/00/02/pp8

Date of release: 1997 May 14

Document order number: 9397 750 02312

Let's make things better.

**Philips
Semiconductors**



PHILIPS